

# DSP(デジタル信号処理)技術による PCM 伝送品質測定器開発

木村 博文

通信システム工場（本庄工場）の生産は、昭和37年クロスバー交換機に始まり、現在はIPネットワーク（Internet Protocol Network）装置へと変遷している。しかし、現在に至っても、新ノード、PBX（Private Branch eXchange）、HGW（Home GateWay）などの製品は、アナログ電話機を収容する加入者回路を使用しており、25万回線／月が必要とされている。

加入者回路は、通信システムにおいて利用者の通話品質を決定する重要な機能を持つ。よって、本庄工場として、通話品質が保証された製品を市場に供給することが、必要である。製品品質を保証するため、アナログ、デジタル回線の伝送特性を測定するPCM（Pulse Code Modulation）伝送品質測定器が、必要不可欠である（図1）。

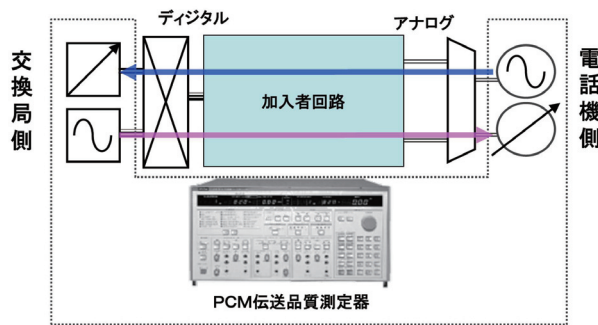


図1 伝送特性試験構成（イメージ）

しかし、その測定器も発売から25年が経ち、2006年に製造中止となった。本庄工場内に有する稼働可能な設備台数も年々減少している。また、代替になる測定器もないため、今後の製品品質保証を維持することは、大変困難な状況となっている。

この課題を解決するため、代替測定器を本庄工場内で開発する方針を決めた。開発に当たっては、本庄工場では新技術となる『MATLAB』、『デジタル信号処理技術（以降DSPと呼ぶ）』を採用し、低コスト化、短期間開発を目指した。

\*1) MATLAB 及び SIMULINK は、MathWorks の登録商標です。

## はじめに

従来の市販測定器を内製化にて開発するには、以下の伝送特性検査項目を測定する機能が必要である。

- ① レベルダイヤ
- ② 伝送損失周波数特性
- ③ 伝送損失レベル特性
- ④ 信号対雑音比
- ⑤ 無通話時雑音
- ⑥ エコーリターンロス

以上の検査項目は、音の大きさが一定であることや、低音、高音でも明瞭であること、雑音が少ないことなどを検査する項目である。

これらの検査は、アナログ正弦波を被試験体に入力し、出力されるデジタル信号を測定することやデジタル正弦波を被試験体に入力し、出力されるアナログ信号を測定することにより行う。

よって、測定器内製化を実現するためには、アナログ／デジタル正弦波を発生させるオシレータ及び、信号の電力を測定するアナログ／デジタルレベル計を開発しなければならない。アナログ信号は、このままではデジタル信号処理が不可能であるため、測定器でデジタル信号に変換する必要がある。また、デジタル信号は、圧縮符号化された信号であり、信号処理を行い、伸長しなければ、測定は不可能である。

しかし、代替する市販測定器の測定方法やハードウェアの仕様が不明であったため、まず、測定方法を確立し、次に具体設計となるハードウェア設計を行った。

測定方法の確立には、短時間で試行を繰り返せるシミュレータが必要不可欠である。数種類の市販シミュレータを評価した結果、DSPライブラリが豊富なMATLAB／SIMULINK\*1)を採用した。

ハードウェア設計は、回路ライブラリが豊富なこと、開発コストが低いこと及び、マイクロプロセッサが実装可能なFPGAを採用した（図2）。

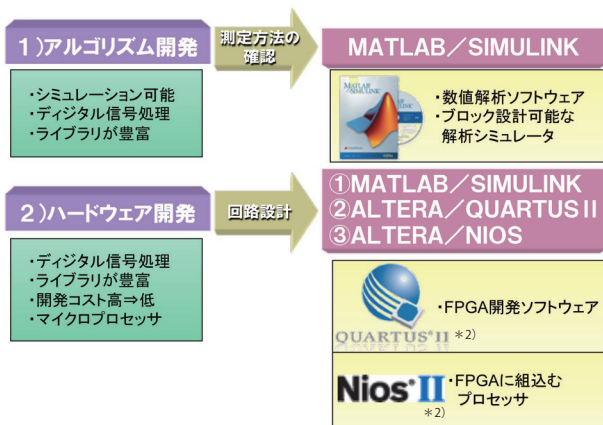


図2 開発手法

## 測定方法の確立

レベル計の測定方法を確立するために、制御工学や、DSP分野などで広く使われているMATLAB/SIMULINKを使用した。

MATLABは、数値解析ソフトウェアであり、SIMULINKは、MATLAB環境上で動作するブロック設計が可能なシミュレータである。SIMULINKは、必要な機能ブロックをドラッグ・アンド・ドロップし、パラメータ設定と各ブロックをラインで接続することでシミュレーションが可能である。また、シミュレーション結果を可視化することによって、波形モニタ、周波数分析も容易に実現出来る。

### (1) レベル計

レベル計の測定機能としては、広帯域周波数の電力レベルを測定するフラットレベル計及び、選択した周波数成分の電力レベルを測定する選択レベル計の2種類がある。

フラットレベル計は、レベルダイヤ、伝送損失レベル特性、無通話時雑音の測定に使用され、選択レベル計は、伝送損失周波数特性の測定に用いられる。測定する信号は、被試験体により出力されたアナログ信号及びデジタル信号である。

アナログ信号を測定する場合、測定信号の振幅の大きさによって増幅を行い、A/Dコンバータに入力する。これは、A/Dコンバータに入力される信号を大きくし、測定精度を向上させる方法である。

測定するデジタル信号は、『ITU-T勧告G.711』によって、 $\mu$ -law符号化された信号である。この信号は、圧縮符号化された信号であるため、このままでは、電力レベルを測定することは、不可能である。このため、デジタル信号処理によって、リニアPCM信号に伸長

\*2) QUARTUS 及び NIOS は、ALTERA の登録商標です。

し、4096サンプリングを行う。その後、サンプリングした信号を自乗積分し、平均電力として測定した。

選択レベル計の希望周波数の選択には、ヘテロダイン方式(図3)を採用した。本方式を利用して、測定信号に希望周波数の正弦波を乗算した後、ローパスフィルタを通すことによって、希望周波数のレベルのみを測定可能とした。これにより、選択希望周波数は、任意に設定することが可能である。

図4は、異なる2つの周波数の加算された信号の測定を、広帯域フラットレベル計と選択レベル計で実現した場合のSIMULINKブロック図である。フラットレベル計だと、+3.01dBm(2周波分)になるが、選択レベル計では、+0.003dBm(理想は0.00dBm)になり、測定周波数帯域の成分だけが測定可能である。

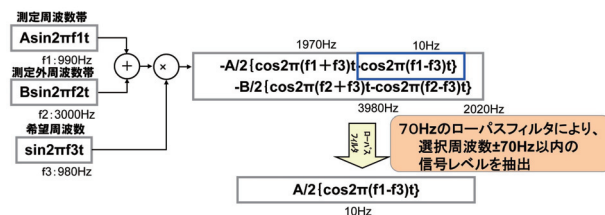


図3 ヘテロダイン方式による信号抽出

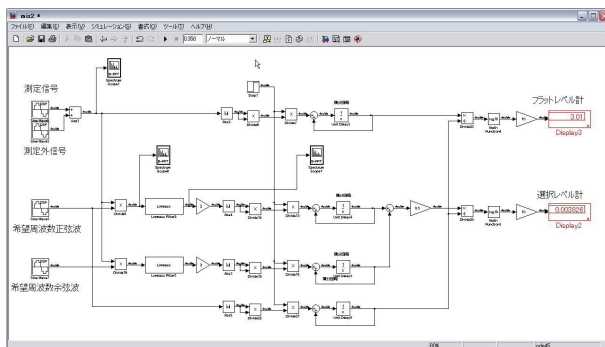


図4 フラット/選択レベル計シミュレーション

### (2) 信号対雑音比

雑音特性は、実際に耳で感じる事が出来、通話品質の保証において最も重要な特性である。

信号対雑音比の測定は、信号成分とノイズ成分それぞれの電力レベルを測定し、その結果により算出する。それぞれの電力レベルは、バンドパスフィルタとバンドストップフィルタを使用して、信号を分離し、フラットレベル計と同じく、自乗積分し、平均電力として測定する(図5)。平均電力を求めた後、信号レベルと雑音レベルの差を測定値とする。

以上の測定方法をMATLAB/SIMULINKによって、PC

上でシミュレーションを実施し、測定結果の確認、スコープ波形確認、周波数分析などを行い、正確に測定可能なことを検証した。

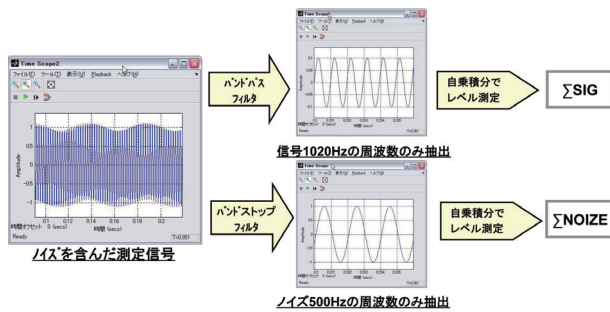


図5 信号対雑音比

## ハードウェア開発

ここでは、具体設計となるFPGAの開発について説明する。前述した測定方法をブロック図(図6)に示す。

FPGAは、書換え可能なロジックデバイスである。近年のFPGAは、専用の乗算器や、CPUを組み込むことが出来、高速、高精度なデジタル信号処理を可能としている。使用するFPGAは、ALTERA社、XILINX社の2社を検討したが、優劣ないため、設計知識のあるALTERA社を使用した。

### (1) 機能ブロックの開発

20年前のFPGAの設計には、論理ゲートや標準ロジック回路のライブラリを使用し、設計を行っていたが、現在の設計では、ハードウェア記述言語(HDL)や、高機能なライブラリによる設計を可能としている。

今回、開発した機能ブロックにも、サイン波発生、乗算、除算などのライブラリを使用し、メニュー形式による設計により開発時間の短縮を図った。

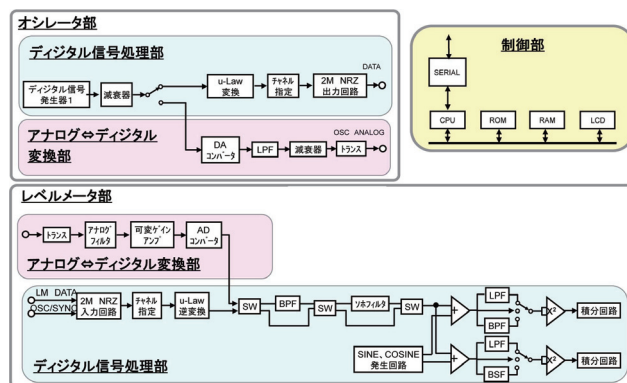


図6 機能ブロック及び設計手法

また、 $\mu$ -law符号化、復号化に関しては、『ITU-T勧告 G.711』に準拠し、ハードウェア記述言語(HDL)による記述方法(図7)で設計を行った。

```

process(clk, reset_n)
begin
if (reset_n = '0') then
data_u_law <= "00000000";
elsif (clk'event and clk = '1') then
if (data_in(15) = '0') then
if (data_u_law(7) <= NOT data_in(15);
if (data_pcm_plus(14) = '1') then
data_u_law(6 downto 4) <= "111";
data_u_law(3 downto 0) <= data_pcm_plus(13 downto 10);

elsif (data_pcm_plus(13) = '1') then
data_u_law(6 downto 4) <= "110";
data_u_law(3 downto 0) <= data_pcm_plus(12 downto 9);

...

elsif (data_pcm_plus(7) = '1') then
data_u_law(6 downto 4) <= "000";
data_u_law(3 downto 0) <= data_pcm_plus(6 downto 3);

...
end if;
end if;

```

図7  $\mu$ -law (HDL)

### (2) 制御部の開発

各測定機能の制御が必要であるが、FPGA内にNIOS IIプロセッサを組み込んで、制御を行った。CPU周辺インターフェース、メモリインターフェースなどの複雑なシステム設計は、SOPC (System On Program Chip) 開発ツールを使用し、自動で行うことが可能である。

### (3) デジタルフィルタの設計

各測定には、ローパスフィルタ、バンドパスフィルタ、バンドストップフィルタなど5種類のデジタルフィルタが必要である。フィルタ設計は、数種類の設計手法があり、複雑であるが、MATLABのフィルタ設計ツールを使用することにより、パラメータ設定、フィルタ特性をグラフィカルに検証することが出来、短期間開発が可能となった。

また、設計したフィルタは、HDLに変換出来、FPGAに容易に実装することが可能である。

機能ブロック	ハードウェア	設計手法
デジタル信号発生器	FPGA	QUARTUSライブラリ
減衰器		メニュー形式
SIN,COSIN発生		
ソフトロジックフィルタ		
自乗積分		
CPU		
メモリ		
CPU周辺インターフェース		
$\mu$ -law符号化		
$\mu$ -law復号化		
チャンネル指定	VHDL	
測定タイミング		
ローパスフィルタ	MATLAB	メニュー形式
バンドパスフィルタ		
バンドストップフィルタ		
バンドパスフィルタ		
レベル変換		
アナログ⇄デジタル変換	ディスクリートIC	回路図

ほとんどの機能をFPGAで実現  
ツールによるメニュー形式

#### (4) ソフトメトリックフィルタの設計

ITU-Tでは、無通話時雑音や信号対雑音の測定に重みを付けたフィルタによる測定を勧告している。

『ITU-T G.191 Software tools for speech and audio coding standardization』のフィルタ係数値を引用し、ソフトメトリックフィルタを設計した。これにより、測定器と同等な特性のフィルタを構築することが可能となった。

### まとめ

以上の設計手法でDSP開発技術を用いた測定器開発を行い、実機評価を行った。図8は、オシレータ部の評価であるが、既存の市販測定器と今回開発した内製化測定器の送信レベルが比例しており、同じであることが確認出来る。また、フィルタを使用した選択レベル計(図9)やソフトメトリックフィルタの評価(図10)も既存の市販測定器と同等な特性が得られた。

現在、本内製化測定器は、『DISCOVERY neo』、『IPstage』の検査に使用している。

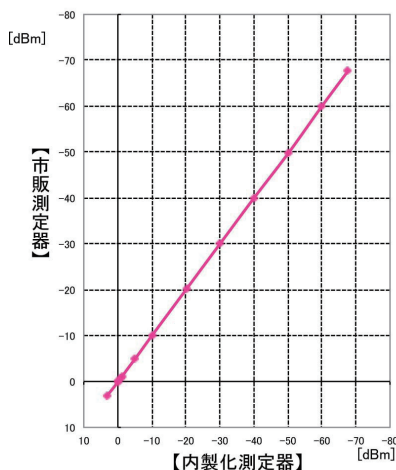


図8 オシレータ評価

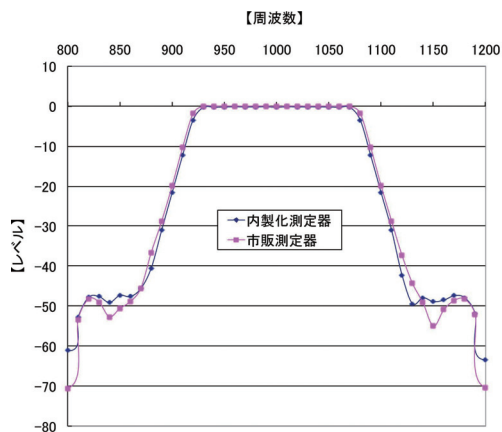


図9 選択レベル計評価

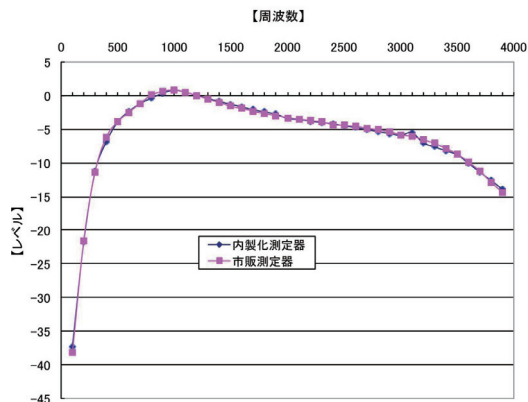


図10 ソフトメトリックフィルタ評価

開発当初、測定方法やハードウェアの仕様が不明であったが、MATLAB/SIMULINKを使用したシミュレーションを行い、測定アルゴリズムを確立した。この設計手法により、具体設計の前に実現性を確認出来たことが、短期間、低コストで測定器を開発する目標の達成につながった。

- ・短期間 : 仕様検討～デバッグ完了まで4ヶ月
- ・低コスト: 既存市販測定器比 約1/4化

今回初めて、MATLAB/SIMULINKを使用した。ツールの優位性が確認出来、今後、本開発手法を用いて、スペクトラムアナライザ、プロトコルアナライザなどの測定器も開発可能であることを認識した。

本庄通信システム工場は、『made in 本庄』を合言葉に、『本庄ならではのものづくり』を目標に品質、生産性向上を図っている。 ◆◆

### 参考文献

- 1) ITU-T Recommendation G.711 Pulse code modulation(PCM) of voice frequencies
- 2) ITU-T Recommendation G.191 Software tools for speech and audio coding standardization

### 筆者紹介

木村 博文: Hirofumi Kimura. 通信システム事業本部  
通信システム工場 生産技術部