

10Gbps 超の高速信号伝送向け インターコネクタ最適化設計手法

齋藤 賢一 笹島 正夫 北井 敦
神 吉廣 斉藤 久志

10Gbps超の高速信号伝送を適用する通信機器のプリント配線板の実現には、品質はもとより性能やコストを踏まえたインターコネクタ（伝送路を構成するプリント配線板、コネクタ等）の選定と組み合わせの最適化が重要となる。

そこで、製作した評価試作機をもとに、実測の特性把握とCAE(Computer Aided Engineering)との整合性を検証し、その結果、最適なインターコネクタの組み合わせに対する設計方針をまとめた。更に、機器毎に異なる各種インターコネクタの組み合わせに対し、使用するデバイス性能をもとに、その実現性の可否判断を行う最適化手法について紹介する。

通信機器の高速・大容量化と高速インターフェース

近年のパソコンやモバイル端末、情報家電の増加に伴い、ネットワークに接続されるルータ・スイッチ等の通信機器は、更なる高速・大容量化が求められ、機器内部のボード間接続では、高速デジタル信号伝送が必須となってきている。機器内のバックプレーンを介したボード間接続の高速インターフェースの一つに、イーサネット通信を活用した「10GBASE-KR」¹⁾の規格があり、更なる高速化対応である25Gbps×4=100Gbpsを実現する「100GBASE-KR4」²⁾の規格標準化も進んでいる（図1）。

通信機器構成とインターコネクタ

通信機器の一例として、大容量ブロードバンドコンテンツの配信等、通信速度1Gbpsの光ファイバー接続サービスが可能となるGE-PON(Gigabit Ethernet-Passive Optical Network)技術を採用したONU(Optical Network Unit、加入者側に設置)やOLT(Optical Line Terminal、電気通信事業者側に設置)がある。更なるIP映像配信サービスの普及等、トラフィックの増加に対応するIEEE802.3 av準拠の10GE-PONシステムも開発されている³⁾。更に、集線

スイッチ機能を取り込むことになれば10GE-PONシステム内のOLTとスイッチ機能間で10Gbpsの高速バックプレーン伝送が必要となる（図2）。

高速バックプレーン伝送では、送受信デバイス間を構成するインターコネクタとして、プリント配線板とコネクタがあり、それぞれ高速信号伝送に対応した基板材料やコネクタ製品が提供され、性能とコストとのトレードオフを考慮した設計が重要となる。

そこで、今後の更なる高速・大容量の通信機器の開発に向けた10Gbps超の高速バックプレーン伝送技術の構築を目指し、CAEを活用したインターコネクタの選定と組み合わせの最適化手法の確立に取り組んだ。

高速デジタル信号劣化とインターコネクタ構成

高速デジタル信号のバックプレーン伝送では、伝送路（インターコネクタ）として、プリント配線板やコネクタから構成され、送信デバイスから出た信号はこのインターコネクタを経由し、受信デバイスでデジタル信号を受信する。実際に用いる送受信デバイス部やインターコネクタ部は次の通りである。

(1) 送受信デバイス部

長距離伝送に対応させるため、エンコード/デコードの符号化変換(64b/66b)によるシンボル間干渉や受信データからクロック再生し位相調整するクロック・データ・リカバリ等のジッタ改善を図る機能と、ノイズの増幅を抑えて伝送損失を補償する波形整形機能（送信プリエンファシス・デエンファシス、受信イコライジング）を標準的に有しているものが多い。

なお10Gbps超高速信号伝送では、消費電力やジッタの影響を踏まえ、送信側で電圧振幅を強調する機能（プリエンファシス、デエンファシス）よりも信号伝送で減衰した高周波分を受信側で補償する機能（波形等化：イコライジング）の活用が有効である。

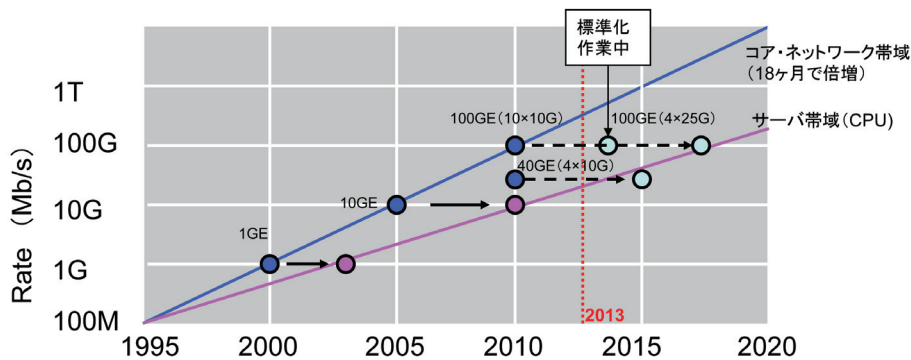


図1 Ethernet規格動向

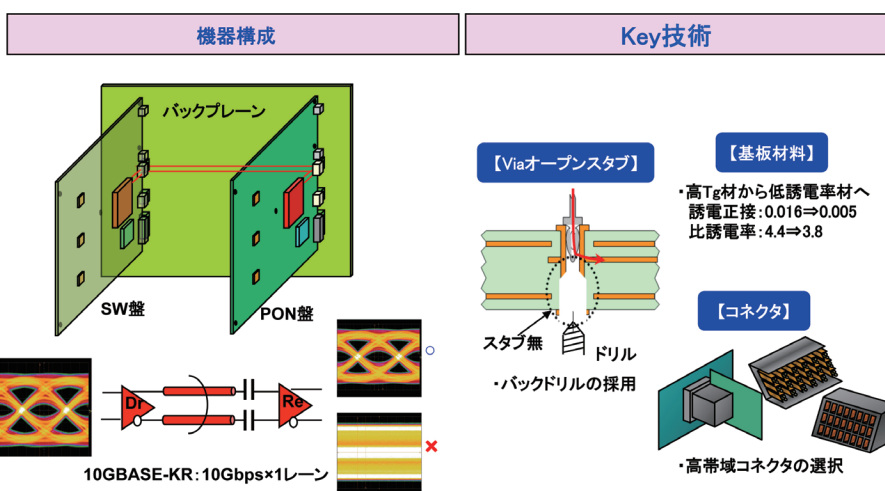


図2 機器構成とインターコネク key 技術

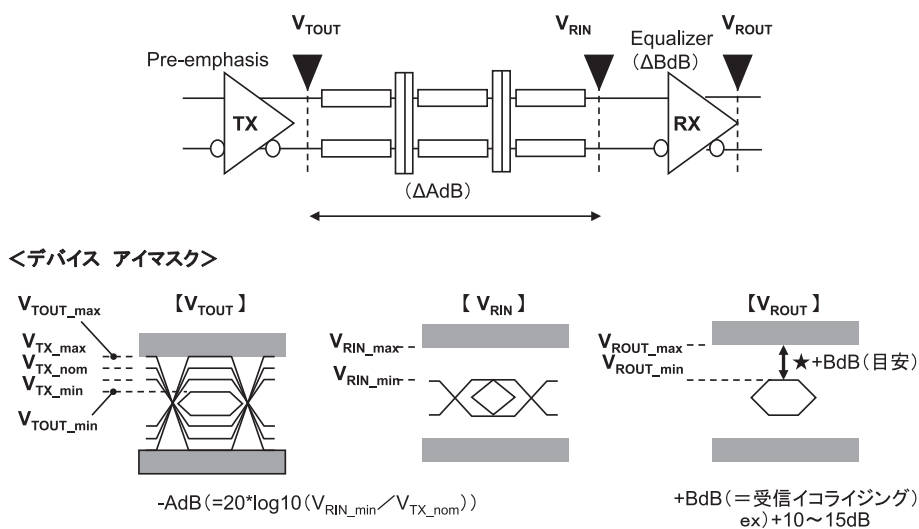


図3 インターコネク 伝送損失と許容損失 (受信イコライジング想定)

(2) インターコネクタ部

(2-1) プリント配線板

基板材料であるガラスエポキシは、高多層／高板厚のバックプレーンに適した高Tg（ガラス転移温度）タイプと、高周波帯域の誘電正接の特性が良好な低誘電率タイプがある。材料コストは、性能とトレードオフであり、高Tgタイプに比べ低誘電率タイプが高価で、多層構造になる程、コスト高となる。

一方、基板の貫通ビアは、10Gbps超の高速信号を伝送する場合、高板厚ほどバックプレーンの開放スタブにより伝送損失特性が劣化する。低減方法として、開放スタブとまらない配線ルートを選定、あるいは貫通ビアの開放スタブ削除に伴うバックドリル加工といった方法があるが、後者はプリント配線板製造の加工コストがアップする。

なお、配線は、太く短くすることで伝送損失の低減することが可能だが、配線幅は高速信号の周波数や層構成、配線仕様に応じて設定する必要がある。

(2-2) コネクタ

伝送損失が抑制されたハイ・スペック品はコスト高のため、バックプレーン伝送する高速信号の周波数帯域に対応した標準的なものを選定する。そして端子数や配列構造は層数と配線引き回し性を考慮した上で決定する。

インターコネクタの最適化設計

高速デジタル信号はバックプレーンのインターコネクタ部での伝送で、減衰や波形なまりなど劣化が生ずる。受信デバイスはこの劣化信号から正しいデジタル信号を再生する機能が求められる。

伝送劣化と受信デバイスの再生能力とを定量化することはインターコネクタの最適設計の判断基準として重要である。しかしながら厳密にバックプレーン伝送の信号伝搬劣化特性を論ずるには、系全体での周波数特性を考えた複雑なパルス応答解析が必要となり、定量的な設計指針を得ることが難しい。そこで、便宜上、信号波形について、無歪み時の減衰と波形歪みによる効果に分けて考える。

伝送波形歪みの無い場合、バックプレーンによる減衰後の受信信号が受信デバイスの最小入力を下回らなければよい。つまり、バックプレーンの許容減衰量（無歪み時） ΔA (dB)は、送信デバイスの出力振幅 V_{TX_nom} と受信デバイスの振幅 V_{RIN_min} とすると次式のようになる（図3）。

$$\Delta A = 20 \log_{10}(V_{RIN_min} / V_{TX_nom}) \quad (1)$$

波形歪みがある場合、デジタル信号波形は元の波形に比べ崩れ、正しいデジタル情報をできなくなる。これに対応するため、受信デバイスでは波形等化機能により、波形の改善を行っている。実際の受信デバイスでは帯域別に利得補償を行うものが多く、デバイスによりその利得の最大幅(ΔB (dB))が規定されている。デジタル信号伝搬に影響のある帯域内で受信デバイスの利得補償分（無歪み減衰補償分と波形歪み相当の減衰補償分）がインターコネクタ部の損失量(I_{loss} (dB))を上回ればよい。つまり次式をみたせばデジタル信号レベルが伝送可能となると考えられる。

$$|I_{loss}| < |\Delta A| + |\Delta B| \quad (2)$$

実際の設計では、基板材料、板厚、伝送路長、バックドリル加工の有無、配線仕様などのプリント配線板のパラメータやコネクタの種類別に帯域内損失を見積り、式(2)を満足するインターコネクタの構成の中からコスト、性能で最適となるものを選定する。

以上の考え方をもとに、送受信デバイスや基板配線、コネクタのシミュレーションモデルを用い、伝搬特性の解析可能なCAEを活用した最適化設計手法を構築した。なお、送受信デバイスにはIBIS-AMIモデル⁴⁾とSPICEモデルを用い、基板配線やコネクタについてはSパラメータモデルを用いる。基板配線モデルは配線長や材質、ビア開放スタブ有無の作り込みが可能で、任意のインターコネクタを解析することができる。またSI(Signal Integrity)解析による、受信デバイスの出力端でのアイパターンの規格値（アイマスク）についても良否解析が可能である。

試作評価による設計法の検証

以上の最適化設計手法の妥当性を確認するため、評価機を試作し、伝送路の伝送損失特性と受信デバイスの出力端でのアイパターンの解析結果に対して、実測結果との比較検証を行った。

(1) CAE 解析による損失検討

通信機器を想定した高速バックプレーン伝送についてCAEにより伝送損失検討を行った。ボード仕様と評価パラメータを表1に示す。

まず、今回採用した送受信デバイスの許容減衰量と受信デバイスの利得補償分の合計は、以下の通りであった。

表1 仕様、評価パラメータ

項目		仕様、パラメータ		記事
構成		IF-BP-IF		コネクタ接続
基板サイズ	IF	297×150mm		
	BP	380×450mm		
基板材料	IF	高Tg材、低誘電材		
	BP	高Tg材、低誘電材		
板厚	IF	高Tg材、低誘電材:2.4t		
	BP	高Tg材:2.8t、低誘電材:2.9t		
伝送路長	長	537mm	IF:145mm ×2 BP:247mm	
		477mm	IF:145mm ×2 BP:187mm	
	中	395mm	IF:145mm ×2 BP:105mm	
		395mm	IF:145mm ×2 BP:105mm	
	短	395mm	IF:145mm ×2 BP:105mm	
		395mm	IF:145mm ×2 BP:105mm	
配線仕様	Zdiff	100Ω±10%		(※1)バックドリル加工は最大1.2mm程度の深さとし、Via仕上径+0.4mmの寸法で座ぐり、Viaのランドを残さずに除去
	配線幅	0.15mm		
	Viaオープスタブ	有(※1)、無		
コネクタ	A社	標準品(～5Gbps)		プレスフィットコネクタ(短ピンタイプ)
		高帯域対応品(～20Gbps)		
	B社	標準品(～12.5Gbps)		
		高帯域対応品(～20Gbps)		

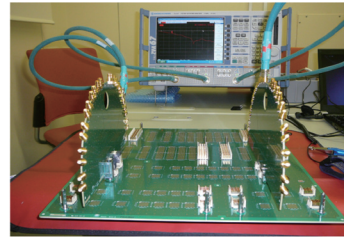
$$|\Delta A| + |\Delta B| = 8.52\text{dB} + 15\text{dB} = 23.52\text{dB}$$

また、インターコネクタ部の損失も解析した。測定周波数はNRZ(Non Return Zero)信号の基本周波数となるビットレート(10Gbps)の半分の値の5GHzとした。インターコネクタ部の構成の一例として、最大伝送路長(537mm)に対し、基板材料組み合わせが高Tg(IF)-低誘電(BP)-高Tg(IF)のバックドリル無しの場合、損失量(I_{loss})=-14.54dBとなり、更に、低コストで実現できる基板材料の組み合わせである高Tg(IF)-高Tg(BP)-高Tg(IF)のバックドリル無しの場合でも-18.34dBとなり、共に式(2)を満足する結果となった。

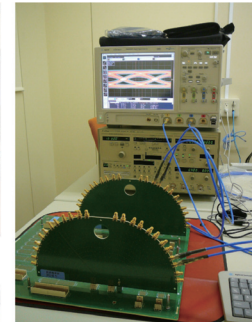
(2) 実測による伝送損失量

評価試作機と測定系を図4に示す。伝送損失量評価は、インターコネクタのSパラメータ測定により実施した。

実測結果を図5に示す。最大伝送路長(537mm)で、基板材料組み合わせが高Tg(IF)-低誘電(BP)-高Tg(IF)のバックドリル無し場合、損失量(I_{loss})=-16.36dBとなり、CAE解析結果とほぼ合致した。また、高Tg(IF)-高Tg(BP)-高Tg(IF)のバックドリル無しの実測結果も-21.10dBとなった。更にSI解析によるアイパターンの比較も実施し、いずれもCAE解析結果と良い一致を得た。また、それぞれのインターコネクタ構成の伝送路にてBERT評価を行った結果、いずれもリンクアップが確認できた。



伝送損失特性評価



伝送波形評価



BERT評価

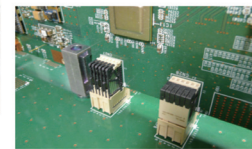


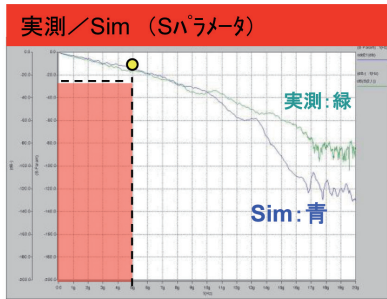
図4 評価試作機 測定系

以上より、送受信デバイスの許容減衰量と受信デバイスの利得補償分から、インターコネクタ部の損失量との関係が満足し、高速バックプレーン伝送のインターコネクタ最適化設計手法としての妥当性が検証できた。

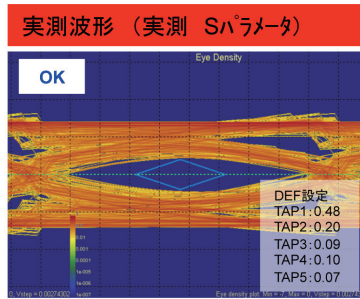
なお、実測結果をもとに各評価パラメータに対するインターコネクタの各部位毎の影響度として単位当りの損失量を抽出した結果を表2に示す。この結果より、10Gbps伝送では、基板材料と配線長の影響が支配的であり、その他の影響は小さいと言える。

①伝送損失特性結果(実測、解析)

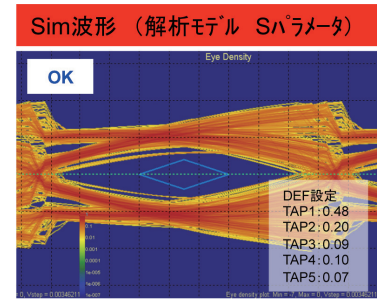
②伝送波形結果(実測、解析)



● 実測結果:-16.36dB (判断基準:-25dB)
 Sim結果:-14.54dB (判断基準:-25dB)
 (10GBASE-KR規定:-25dB/5GHz)



0.25V/div, 0.1UI/div MASK :±0.1V, 0.3UI



0.25V/div, 0.1UI/div MASK :±0.1V, 0.3UI

解析結果:OK(HyperLynx 波形整形機能適用(イコライジング))
 (判断基準:搭載デバイス RXアイマスクパターン)

10Gbpsバックプレーン伝送 実現可のインタコネクタ組合せ

	IFボード(2.4mm)				コネクタ	バックプレーン(板厚2.9mm)				コネクタ	IFボード(板厚:2.4mm)				総伝送路長
	基材	配線長(mm)	Viaスタブ	バックドリル		基材	配線長(mm)	Viaスタブ	バックドリル		基材	配線長(mm)	Viaスタブ	バックドリル	
データA	高Tg	145	短	なし	A社	低誘電材	247	短※	なし※	A社	高Tg	145	中	なし	537mm

※試作機は低誘電BPはバックドリル有りのみ製作。検証結果、製品のターゲットスペックや基板仕様(板厚3mm未満)の範囲内であれば、Viaスタブの影響度小。

図5 解析/実測 比較 (高Tg-低誘電-高Tg)

表2 10Gbps バックプレーン伝送 インターコネクタ 損失配分 (目安)

(適用周波数:5GHz)

インターコネクタ構成		伝送路構成			損失量 (実測)	改善効果 (実測)	記事	
		IFボード	バックプレーン (BP)	IFボード				
プリント配線板	伝送路 (500mm当り)	①	高Tg材	高Tg材	高Tg材	-22.53dB	-	@配線幅 150μm/ バックドリル 無し
		②	高Tg材	低誘電材	高Tg材	-18.88dB (BD無へ換算)	-	
		③	低誘電材	低誘電材	低誘電材	-14.19dB (BD無へ換算)	-	
基板材料 (伝送路長500mm当り)		BPのみに 低誘電材適用			-	+3.9dB	(=②-①)	
		IF、BPIに 低誘電材適用			-	+7.6dB	(=③-①)	
Viaスタブ (バックドリル:BD)		BP側 BPコネクタ部圧入Viaスタブ (@2箇所)削除			-	+1.1dB		
		BP側とIFボード側 BPコネクタ部圧入Viaスタブ(@計4箇所)削除			-	+1.5dB		
		IFボード内各2個計4個 ⇒ボード内Via(@1個):-0.5dB			(-2dB)	-	伝送路長に 4個折込済	
配線幅 (伝送路長500mm当り)		配線幅差分:±20~30um毎			±0.25dB		(Sim結果)	
コネクタ		コネクタ 本体(@2組)			(-1.3dB)	-	伝送路長に 2組折込済	
		高帯域コネクタへの置換(@2組)			-	+0.6dB		

10Gbps及び10Gbps超の信号系の設計指針

開発した設計手法を活用しインターコネクットの各部位毎の影響度から、10Gbps及び10Gbps超の最適なインターコネクットの組み合わせに対する設計指針を表3のようにまとめた。

おわりに

今回、通信機器開発に必要な高速バックプレーン伝送の実現に向け、送受信デバイス及びインターコネクットを選定する際に考慮すべき性能、コスト、組み合わせの可否判断を行うための最適化設計手法を示した。解析活用は、設計開発の上流工程で、デバイス選定やインターコネクット構成の絞り込みを可能とし、開発全体のTAT短縮を図ることができる。

また、評価試作機の実測結果も踏まえ、10Gbps超の製品適用に向けた設計方針を導いた。半導体メーカでは25Gbps高速シリアルトランシーバの実用化も見えている。更なる高速信号伝送の伝送品質向上に向け、SI/PI/EMCの協調設計や電源アース雑音の最適化設計にも取り組んで行く。◆◆

参考文献

1) IEEE P802.3ap Backplane Ethernet Task Force
<http://standards.ieee.org/findstds/standard/802.3ap-2007.html>

2) IEEE P802.3bj 100 Gb/s Backplane and Copper Cable Task Force

<http://www.ieee802.org/3/bj/index.html>

3) 藤田典一 他：次世代光アクセスシステムの開発、OKIテクニカルレビュー 2012年 No.219 P42-45

4) IBIS Open Forum <http://www.eda.org/pub/ibis/ver5.0/>

●筆者紹介

齋藤賢一：Kenichi Saitou, 通信システム事業本部 共通技術センタ 共通技術部

笹島正夫：Masao Sasajima, 通信システム事業本部 共通技術センタ 共通技術部

北井敦：Atsushi Kitai, 通信システム事業本部 共通技術センタ 共通技術部

神吉廣：Yoshihiro Jin, 通信システム事業本部 共通技術センタ 共通技術部

齊藤久志：Hisashi Saitou, 通信システム事業本部 共通技術センタ 共通技術部

表3 設計方針

		10Gbps伝送	10Gbps超え伝送限界
機器構成		19インチラック搭載 通信機器	19インチラック搭載 通信機器
プリント配線板	最大伝送路長	実績537mm(500mm程度目安)	500mm程度目安
	基板材料	IFボード	高Tg材
		BP	低誘電材
	バックドリル	IFボード	不要
BP		不要 ※当該開発機器の基板仕様(板厚)であれば、Viaスタブ削除に伴う改善効果低。	
コネクタ	<ul style="list-style-type: none"> 基本波の伝送帯域をカバーするもので伝送可能 ※高帯域コネクタ(~20G)への置換効果は低く、不要。 	<ul style="list-style-type: none"> 帯域に適合した高帯域コネクタへの置換検討要 	
デバイス	<ul style="list-style-type: none"> インターコネクットの構成の作り込み次第で負荷軽減は可能 シミュレーション用モデルの入手 波形整形機能の事前確認要(特に、イコライジングの増幅率) 	<ul style="list-style-type: none"> 波形整形機能を最大限活用が必須。 	