

サブ100nmコンタクトホール形成

古川 貴光
澤井 和夫

森山 徳生
鉄田 博

微細加工技術の進展は、半導体デバイスの高集積化および高性能化において極めて重要な役割を果たしてきた。現在の微細加工技術の主流技術であるホトリソグラフィ技術においては、主に露光波長の短波長化、露光光学系の解像度向上、感光性材料（レジスト）の解像性向上によって、3年で約70%の寸法縮小（シュリンク）を達成してきた。現在では、波長248nmのKrFエキシマレーザー光を光源とするKrFホトリソグラフィプロセスによって、150nmパターンの量産適用が可能となっている。

しかし、最近においては、従来のトレンドを上回る微細化の前倒しが要求されている。その一方で、次世代技術（例えば波長193nmのArFエキシマレーザーリソグラフィ）の開発には膨大な費用および工数が必要なため、早期の量産導入は困難な状況にある。その打開策として、従来のホトリソグラフィ技術と何らかの付加的プロセスを用いて、次世代レベルのパターン寸法を実現するシュリンク技術が盛んに検討されている。

これまでにホトリソグラフィで提唱されている主要なシュリンク技術としては、高温の熱処理によってレジストに熱流動を生じさせる方法と、レジストと別材料の混合層を形成する方法の2つが挙げられる。本稿では、レジストの熱流動とKrFホトリソグラフィプロセスを併用したサブ100nmのコンタクトホール形成技術（Thermal Flow プロセス：以下TFプロセスと略記）について報告する。

サーマルフロープロセスの特徴

従来、熱流動によるレジストパターンの変形は、形状の劣化であって望ましくないものとされてきた。しかし、KrFリソグラフィプロセスにおいて、レジスト膜厚、初期のパターン寸法、熱処理（ベーク）温度等の条件を選択することで、コンタクトホール寸法を精度良くシュリンクできることが確認された。これに対し、もう1つのシュリンク技術である混合層形成プロセスの例としては、i 線（波長365nm）リソグラフィでは当社で開発したレジソーパーコート法¹⁾があり、KrFリソグラフィにおいてもRELACS法などが提案されている²⁾。

図1に各プロセスの処理フローを示す。いずれもレジスト塗布、露光、現像までは全く通常プロセスと同一である。TFプロセスではその後、シュリンクベーク処理が追加されるのみであり、この処理フローは現有のコータ・現像機にて設定が可能である。

一方、混合層形成プロセスは、通常プロセスによるパターン形成の後、混合材料の塗布、ミキシングベーク、リンス処理（専用リンス液による不用部分除去）工程の追加が必要となる。

以上より、プロセスの簡便性、および現有の量産設備をそのまま利用しての導入が容易であることをから、TFプロセスを詳細に検討した。

サーマルフロープロセスの基本特性(1)

図2にシュリンク前後のパターン形状を示す。図2 (a) はアセタール系KrFレジストA（以後KrFレジストAと記述）を厚さ1.06μmで塗布し、通常プロセスにより形成した280nm径のコンタクトホールである。そして図2 (b) は、そのレジストパターンに137℃60秒でベーク処理を

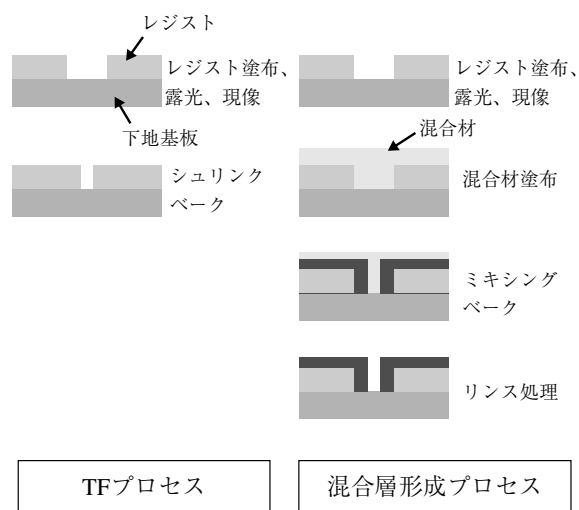


図1 TFおよび混合層形成プロセスの処理フロー

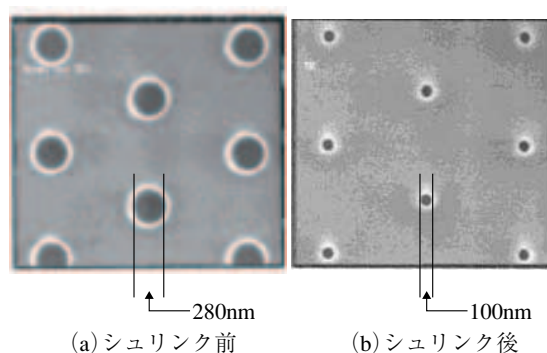


図2 シュリンク前後におけるパターン形状

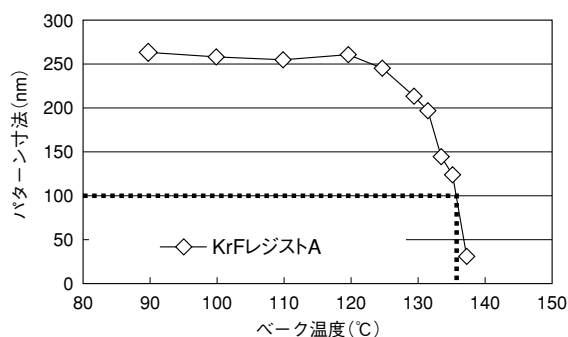


図3 パターン寸法のベーク温度依存

行ったものである。以上の設定により、約100nm径のコンタクトホールパターンを形成できる。

TFプロセスにおいて、シュリンク後の寸法はベーク温度に強く依存する。図3にシュリンクベーク温度とパターン寸法の関係を示す。このKrFレジストAは、90～120℃のベークによっては、寸法がほとんど変化しない。だが、125℃近傍から急激に縮小が始まり、137℃において寸法がおおよそ100nmとなる。この近傍における寸法変化量は1℃あたり約30nmであった。このように、所望のシュリンク量を得るためには精密な温度制御が必要である。

図4 (a) はシュリンク後レジストパターンの断面形状である。これは被加工膜 (SiO₂, 厚さ1.0μm) 上に反射防止膜 (厚さ0.11μm) を形成した後、KrFレジストA (厚さ1.06μm) を塗布し、パターン寸法を280nmから100nmへとシュリンクしたものである。レジストをガラス転移点以上に加熱することで熱流動が発生し、周辺のレジストがコンタクトホール内に流れ込んだ結果、トップやボトム部分に丸まりや食い込みが生じているが、中央部分に100nm径、高さ0.7μm程度の垂直な領域が形成されている。

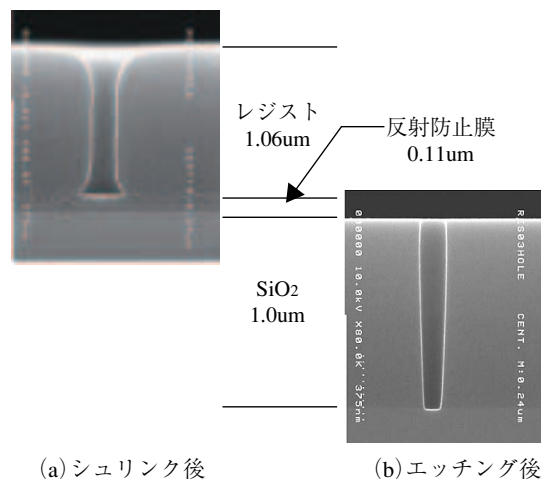


図4 パターン断面形状

表1 他社プロセスとの比較

	沖 TF 条件	他社 条件
レジスト膜厚	1.06μm	0.57μm
露光技術	NA=0.50 通常照明 バイナリマスク	NA=0.60 位相シフト マスク
初期寸法	280nm	180nm
シュリンク後寸法	80nm	120nm

図4 (b) はこのレジストパターンをマスクとして、下の反射防止膜およびSiO₂膜をエッチングした結果である。上記TFプロセスによって、厚さ1.0μmのSiO₂膜に対して、内径100nm以下のコンタクトホールパターンが形成できる。

このレジストの熱流動を利用するプロセスについては、韓国を中心に他のデバイスメーカーでも検討されている^{3) 4)}。表1にその代表的なプロセス設定との比較を示す。他社条件は、位相シフトマスクなど最先端の露光技術を駆使し、初期のパターン寸法を小さく、そしてシュリンク量も少なくというコンセプトであるのに対し、当社のTFプロセスは従来露光技術を活用し、280nmから80nmへと非常に大きなシュリンク量 (シュリンク率29%) を持つことが特徴である。

サーマルフロープロセスの基本特性 (2)

実際のデバイスにおいては、さまざまな配置および大きさのコンタクトホールパターンが混在する。そのそれぞれに必要なパターン寸法を得るために、TFプロセスには、パターンピッチ依存とパターンサイズ依存の2つの課題がある。

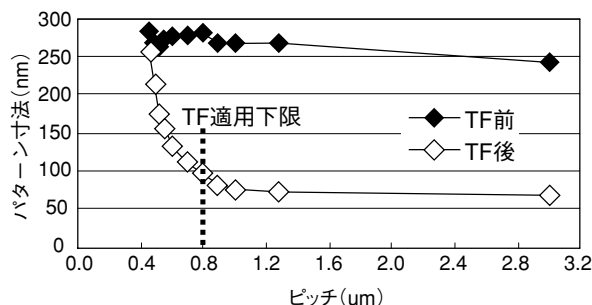


図5 シュリンク寸法のパターンピッチ依存

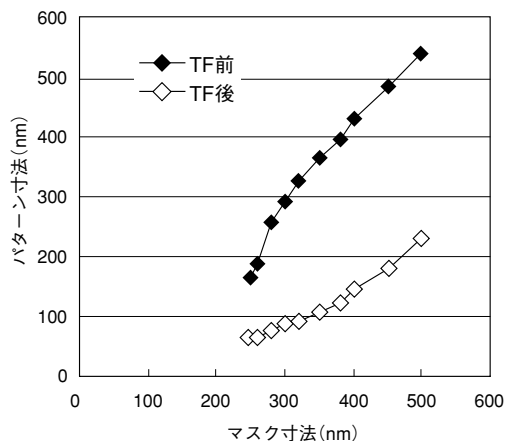


図6 シュリンク寸法のパターンサイズ依存

図5はシュリンク寸法のパターンピッチ依存を示す。ここではコンタクトホールマスク寸法を280nm一定とし、ピッチを0.44~3.0μmまで変化させた場合の寸法の変化を示している。シュリンク後寸法は、ピッチ3.0μmから1.0μm付近まではほぼ同じであるが、1.0μm付近から次第にシュリンク量が減り始め、0.6μm以下では急激にシュリンク量が減少する。この理由は、パターンが近接して存在すると、表面張力によりパターン同士が互いに干渉し、熱流動によるシュリンクと相殺されるものと想定する。一方、ピッチでおよそ1.0μm以上離れたパターンはTFプロセスとしては孤立とみなすことができ、ほぼ一般的なシュリンク量を得ることができている。

図6はシュリンク寸法のパターンサイズ依存を示している。注目すべきは、シュリンク前に比べてシュリンク後の寸法勾配が小さくなる点である。特にシュリンク前寸法が300nm以下の場合に顕著であり、例えば200~300nmのパターンをシュリンクすると、70~100nmとなり、寸法ばらつきを低減する効果がある。

デバイスへの適用評価

DRAMのコンタクトホール工程では、仕上り寸法にサブ100nm径のコンタクトホールが適用されている。これは現状のKrFリソグラフィによるコンタクトホールの実用限界である200nm径近傍をはるかに超えて、小さなコンタクトホールとなっている。そのため、無機膜を積層することによって、コンタクト径をシュリンクする技術などが適用されている。だが、このような技術は複雑な工程を経る必要があることから、TAT増加、欠陥率増加、装置負荷増加などの課題がある。そこで、工程簡略化策としてTFプロセスの適用を検討した。

デバイスへの適用評価を進めるにあたり、最大の課題となったのは、ウエハ面内の寸法均一性であった。8インチウエハにおいて、KrFレジストAによるTFプロセスを適用したところ、目標寸法80nmに対してウエハ面内の寸法レンジが約90nm (60~150nm) と大きな値となった。そこで、レジスト材料、バークユニット形式、バーク方式などさまざまな検討を行った結果、組成比の異なるアセタール系KrFレジストBへの材料変更が効果的であることを見出した。結果、面内レンジは約40nmとKrFレジストAのほぼ2分の1まで低減した。

次に図7は連続処理を行った場合のウエハ間の寸法変化を示す。フロー1は通常の処理プロセスを基本としたものであるが、処理開始直後の6枚のウエハで寸法が大きく変動している。その原因は、シュリンクバークの温度応答速度が遅いために、温度が不安定な状態でウエハが処理されることにあった。そこで、フロー2はシュリンクバーク処理で、ウエハの処理間隔が一定となるようタイミング調整したものである。これにより、ウエハ間のばらつきは8nmまで低減した。

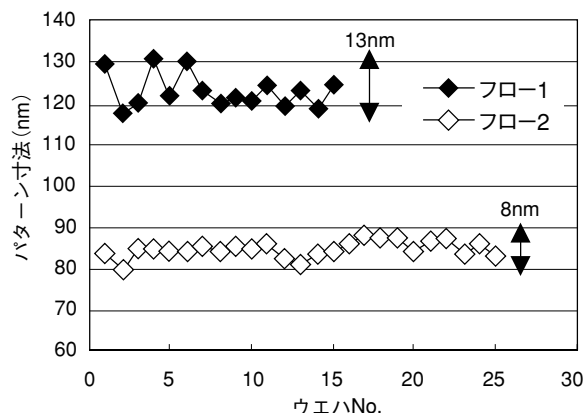


図7 連続処理時の寸法安定性

表2 Cell部、周辺回路部の寸法バランス

	通常プロセス		TFプロセス	
	マスク (nm)	仕上り (nm)	マスク (nm)	仕上り (nm)
Cell	280	100	280	100
周辺	320	130	460	130

表2は通常プロセスとTFプロセスのCell部および周辺回路部の寸法設定を示す。この値は図5および図6に示したパターンピッチおよびサイズとシュリンク量の関係より導出したが、デバイス上においても精度良く再現された。これより、基礎評価パターンにて作成したデータベースにより、精度の良い補正が可能であることが実証された。

最後に、図8はTFプロセスを評価した、64ウェハの寸法安定性を示す。3 σ =23nmと安定した寸法ばらつきを得た。レジスト材料安定性、装置安定性、Lot寸法管理などに十分な体制を構築することにより、十分安定した状態が保たれている。

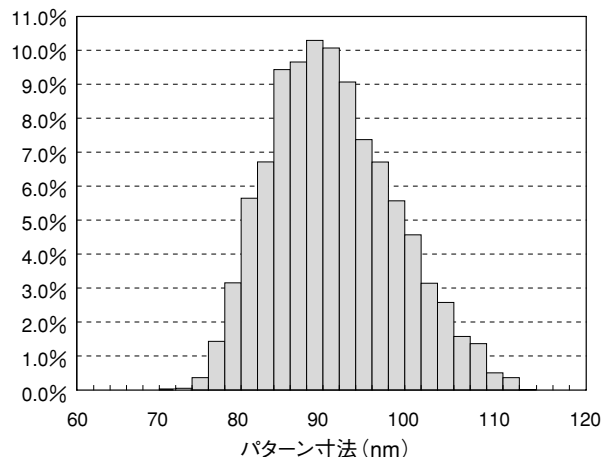


図8 長期寸法安定性

あ と が き

KrFリソグラフィプロセスとレジストの熱流動を利用することにより、サブ100nmのコンタクトホールが形成可能であることを述べた。簡便なプロセス設定、かつ280nmから80nmへと大幅なシュリンクを実現することで、既存のコータ・現像機および露光装置の活用を可能とした。

また、TFプロセス固有の特性であるパターンピッチ依存、パターンサイズ依存を明確にすることで、デバイス適用時の補正手法を確立した。

今後は、さらなるシュリンクに向けて、レジスト材料、ベークユニット形式、ベーク方式などさまざまな角度か

ら、より一層の寸法均一性、パターンピッチ依存性、パターンサイズ依存性および安定性の改善を進めていく。



参考文献

- 1) 古川他：樹脂コーティングによるパターン寸法のアンダーサイズを利用した微小ホールパターン形成の検討，第56回応用物理学会予稿集，26p-ZS-12，1995年
- 2) Toshiyuki Toyoshima *et al.*: 0.1 μ m Level Contact Hole Pattern Formation with Resolution Enhancement Lithography Assisted by Chemical Shrink (RELACS)，IEDM98 Dig. pp.333-336，1998
- 3) Yool Kang *et al.*: Development of Resists for Thermal Flow Process Applicable to Mass Production，SPIE. Vol.4345，pp.222-231，2001
- 4) Jin-Soo Kim *et al.*: Novel Routes toward Sub-70nm Contact Windows by Using New KrF Photoresist，SPIE.Vol.4345，pp.232-240，2001

筆者紹介

古川貴光：Takamitsu Furukawa.シリコンソリューションカンパニー 生産センタ プロセス技術部 リソグラフィ第2チーム
 森山徳生：Norio Moriyama.シリコンソリューションカンパニー 生産センタ プロセス技術部 リソグラフィ第2チーム
 澤井和夫：Kazuo Sawai.宮城沖電気株式会社 S2製造部 生産技術第1チーム
 鉢田博：Hiroshi Onoda.シリコンソリューションカンパニー 生産センタ プロセス技術部