

SPA特集

# 2チップ積層MCP(マルチチップパッケージ)の開発

## Development of Multi Chip Package Stacked 2 Chips

岡 隆弘  
Takahiro Oka

内田 康文  
Yasufumi Uchida

佐伯 吉浩  
Yoshihiro Saeki

### 要 旨

近年パッケージの小型、薄型、高密度化が進む中で1つのパッケージに1つのチップを搭載する従来パッケージから複数チップを搭載するパッケージ、特に上下にチップを積層し高密度化できるMCP(マルチチップパッケージ)が注目されている。さらにメモリとロジックLSI等を組合せ、チップ間を配線することによりSiP(システムインパッケージ)<sup>1)</sup>を提供できる。従来パッケージサイズに2チップを積層、高信頼性を確保したMCPを開発した。

### 1. ま え が き

通信情報ネットワークの進展に伴いデジタルネットワーク家電や携帯情報端末機器市場が大きく伸び、パソコンに代わりネット機器が主役になりつつある。このIT社会の実現には、いつでもどこでも手軽に最新の情報、画像、音声等が入手可能となる携帯情報端末機器と大容量の情報を瞬時に伝達可能な高速通信情報処理システムが必要である。この要求を満足する究極のソリューションは複数のLSIチップで構成していたシステムをSPA(Silicon Platform Architecture)ソリューションのように1チップで実現するシステムLSI(SoC:システムオンチップ)<sup>1)</sup>である。しかし顧客要求は高度なため、ウェハプロセスに代表される要素技術の開発は非常に難易度が高くなることが多い。その結果、実現に時間がかかり、納期的に顧客満足を得るためには何らかの対策が必要になる。

そこで、これを補完するパッケージ技術からのアプローチとして、SiP(システムインパッケージ)<sup>1)</sup>が注目

されている。特に、早期実現かつ小型、薄型化可能なパッケージとして1つのパッケージに複数のチップを搭載するMCPがクローズアップされている。

### 2. 開発パッケージタイプの決定

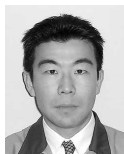
表1にMCPの代表的な構造を示す。横置き方式はパッケージサイズが大きくなると共に部材(リードフレームや基板)が特殊仕様となり、コストが高くなる。表裏搭載方式は構造上基板の採用が不可能であり、チップ間の配線もできない。パッケージ積層方式は通常構造のパッケージを積層したもので薄型化に不向きであり、新たな開発項目はない。チップ積層方式は上下のチップサイズ差が必要になるが、他と比較してチップ間配線が容易でありパッケージサイズも小型化できる。さらにリードフレームと基板の両方を採用することも可能となる。

以上から、チップ積層方式が最適な構造と言える。

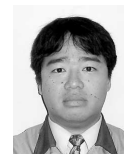
また、配線方式は技術的に確立されており、低コストで様々なボンディングパッド構造を有するチップに



岡 隆弘  
シリコンソリューションカンパニー  
LSI事業部 パッケージ開発部  
MCPチーム



内田康文  
シリコンソリューションカンパニー  
LSI事業部 パッケージ開発部  
MCPチーム



佐伯吉浩  
シリコンソリューションカンパニー  
LSI事業部 パッケージ開発部  
MCPチーム

表1 代表的なMCP構造  
Table 1 Structures for typical MCP

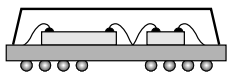
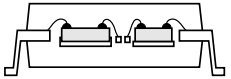

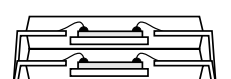
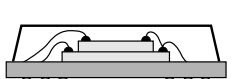
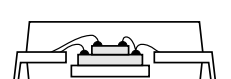
	基板型	リードフレーム型
横置き方式		
表裏搭載方式		
パッケージ積層方式		
チップ積層方式		

表2 特性比較(一例)  
Table 2 Comparison of package characteristics

	ロジックとメモリ 2つのパッケージ	混載チップ SoC	チップ積層MCP SiP
パッケージ	100TQFP/50TSOP	144FBGA	144FBGA
PKG外形サイズ	14mm 20.95×10.16mm	13mm	13mm
実装面積(mm <sup>2</sup> )	442	169	169
チップサイズ	A	0.9×A	A
チップコスト	B	1.2×B	B
組立コスト	C	C	1.2×C
テストコスト	D	D	D
実装面積	×		
トータルコスト			
開発TAT			
高速信号伝送	×		

：非常に有利      ：有利      ：やや不利      ×：非常に不利

適用可能なワイヤボンド方式が有効である。表2にメモリとロジックをそれぞれ個別の2つのパッケージに実装した場合、SoC化した場合、MCP化した場合を比較した1例を示す。従来の2つのパッケージでは、他と比較してトータルコストと開発TATは有利だが、実装面積と高速信号伝送が劣る。SoCの場合は高速信号伝送が非常に有利だが、ウェハプロセスの難易度が高い領域で開発TATとトータルコストが不利となる。実装面積はSoCとMCPは同等である。MCPは高速信号伝送はSoCほど優れていないが開発TATとトータルコスト

からSoCより有利となる領域が存在する。

以上の理由により、MCP方式として1つのパッケージに2つのチップを積層搭載し、ワイヤボンド方式でチップ間を含めて配線する方式を選択し、基板型144ピンLFBGAとリードフレーム型100ピンTQFPの2種類のパッケージへの適用を検討した。

### 3. 開発目標

我々が注力しているシステムLSIのターゲット市場は通信ネットワーク市場であり、パーソナルモバイル商品に採用される小型、薄型パッケージを考慮して以下に示す開発目標を設定した。

- パッケージ外形サイズ:既存の小型、薄型パッケージに2チップ積層搭載できること
- 組立性: 従来の1チップ搭載パッケージ(以下、従来パッケージと示す)と同等の組立歩留りを有し、既存組立ラインで生産可能なこと
- リフロ性: 従来パッケージと同等の耐リフロ性を有すること
- 信頼性: 従来パッケージと同等の信頼性を有すること
- 電気特性: チップ間の信号伝達をチップ間の配線で達成し、システムLSI相当の特性を有すること
- 開発TAT: 3ヶ月以内にサンプル出荷可能とすること(チップ開発期間は除く)
- 開発コスト: 部材の開発コストのみとすること

### 4. MCPの構造設計と組立工程設計

#### 4.1 断面寸法仕様の決定

図1に基板型MCP, 図2にリードフレーム型MCPの断面構造図を示す。従来の薄型パッケージに搭載するため表3に示す断面寸法を開発仕様として設定した。

#### 4.2 技術課題

開発仕様を満足するための基板型, リードフレーム型に共通する技術課題とその対応策を以下に述べる。

##### (1) ウェハ(チップ)厚の薄型化技術

従来パッケージと同等寸法内に2チップ積層するためにはウェハ厚を従来の280μmから150μmに切削することが必要になる。既存グラインド装置で切削することは可能であるが、切削後のウェハには反り、たわみが生じ搬送時にキャリアに収まらずに割れてしまう。

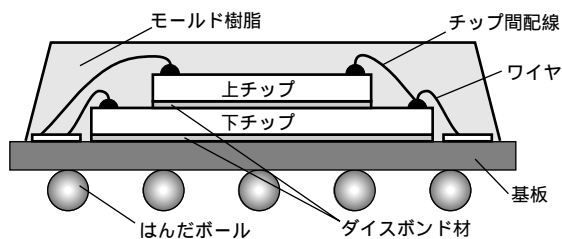


図1 基板型MCPの断面構造  
Fig. 1 Cross section for MCP using PCB substrate

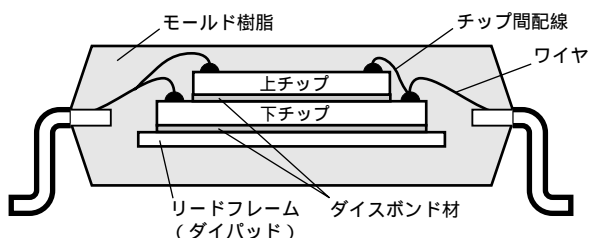


図2 リードフレーム型MCPの断面構造  
Fig. 2 Cross section for MCP using lead frame

この反り、たわみを低減するためには切削する際にウェハのチップ面を保護するために貼付ける保護テープの選定がカギとなった。保護テープの基材と接着剤、それぞれの材質、硬度、厚みを最適化することにより、切削後の反りを5mm以下、たわみを8mm以下に抑制し、ウェハ割れの発生しない搬送を可能とした。その結果、150mmおよび200mmウェハでウェハ厚 $150 \pm 10 \mu\text{m}$ を達成することができた。

(2) 薄型チップの積層ダイスボンダ技術、材料開発

150 $\mu\text{m}$ 厚のチップをダイスボンダするためには従来使用していたペースト状接着剤では均一な接着性を確保することが困難である。接着剤の粘度と塗布量のバラッキによりヌレ広がり性が変化し、接着剤がチップ上表面や下チップのボンディングパッドまで広がり付着したり、空気を巻きこみポイドが生じたり、チップが薄いために割れを起こしてしまうためである。そこで主成分が熱可塑性ポリイミドで熱硬化型エポキシ樹脂を添加し、フィラを充填したフィルム状接着剤(25 $\mu\text{m}$ 厚)を採用したところ、

切削後にウェハ裏面にフィルム状接着剤を貼付け薄型ウェハの補強材効果が得られること  
接着剤の材料特性： a) 厚さの均一性が高い b) 基板表面の凹凸を埋め込み可能 c) ポイドをほ

表3 断面寸法仕様

Table 3 Specifications of cross section dimension

	基板型		リードフレーム型	
	従来	MCP	従来	MCP
下チップ厚	280 $\mu\text{m}$	150 $\mu\text{m}$	280 $\mu\text{m}$	150 $\mu\text{m}$
上チップ厚		150 $\mu\text{m}$		150 $\mu\text{m}$
チップ表面からのワイヤループ高さ	200 $\mu\text{m}$ 以下	150 $\mu\text{m}$ 以下	200 $\mu\text{m}$ 以下	150 $\mu\text{m}$ 以下
モールド厚	0.60mm		1.00mm	
パッケージ全高	1.50mmMAX.		1.20mmMAX.	

ぼゼロに抑制できる d) はい上がりがない e) 樹脂しみ出しをほぼゼロに抑制できる f) 接着強度が高い g) 吸湿率が低い h) 熱時の弾性率が低いなどの特性が得られ、上記課題を克服することができた。

なお、下チップの表面にポリイミドコート3 $\mu\text{m}$ を施すことによりダメージを抑制することを確認した。

(3) チップ間配線技術

上下チップの信号伝達をチップ間配線で実現するために、まずそれぞれのボンディングパッドからインナーリードへの配線がチップ間配線と交差せず、またショートしないようにチップ設計段階でパッド位置を考慮した。基板型MCPの配線図を図3に示す。

次に上チップから下チップに打下ろす配線方式と下チップから上チップに打上げる配線方式法を検討した。ワイヤボンダ条件、特にループ高さ設定を最適化することにより両方式とも上チップ表面からのループ高さを従来の200 $\mu\text{m}$ 以下から150 $\mu\text{m}$ 以下へ低減することができた。チップエッジとのショート防止についてはマージンが多い点から打下ろし方式を選択することとした。この時、下チップのボンディングパッドにはダメージ防止目的としてワイヤボンダで形成したボールバンプを設けている。この方法は80 $\mu\text{m}$ のパッドサイズまで可能である。以上の方法により、安定したワイヤボンダを達成できた。

(4) モールド成型技術

標準に使用している樹脂を既存組立ラインでトランスファモールド封止し、未充填やワイヤ流れが発生しない最適条件を設定することができた。

4.3 組立工程

図4にMCPの組立工程を示す。上下チップをそれぞれダイシングし、下チップ、上チップの順にダイスボンダする。温度180 $^{\circ}\text{C}$ 、荷重200g、時間3秒によるダイスボンディングでチップの接着強度は充分確保され、問題なくワイヤボンダできることを確認した。

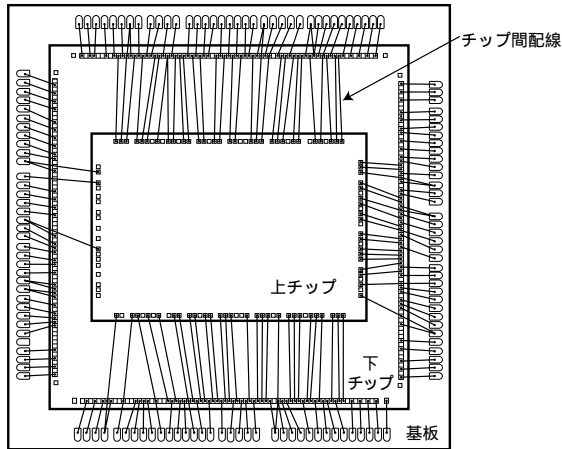


図3 基板型MCPの配線図

Fig. 3 Bonding diagram for MCP using PCB substrate

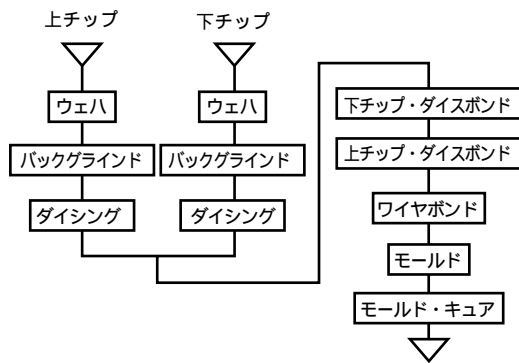


図4 MCPの組立工程

Fig. 4 MCP assembly process

そこで、ダイスボンドのキュアは実施せず、その後のモールドキュアでモールド樹脂硬化に併せてダイスボンド材の硬化を実施することとし、工程を簡素化した。その後は各パッケージの既存組立ラインの標準組立工程で問題なく組立られることを確認した。

#### 4.4 開発TATと開発コスト

各パッケージの既存の組立ラインが使用可能となったため、新たなチップの組合せのMCPを開発する場合、そのサンプル出荷は部材の開発期間3ヶ月と部材の開発費で実現することができる。

### 5. パッケージ特性評価, および信頼性評価結果

#### 5.1 耐リフロ性

基板型, リードフレーム型ともリフロランク3 (吸湿

表4 信頼性評価結果

Table 4 Results of reliability tests

試験項目	結果	
高温放置試験(HTS) 150	試験時間 1000H	2000H
	不良数 0/45	0/45
高温動作試験(HTOL) 125、バイアス	試験時間 1000H	2000H
	不良数 0/77	0/77
高温高湿バイアス試験(THB) 85、85%RH バイアス	試験時間 1000H	2000H
	不良数 0/77	0/77
不飽和PCT(HAST) 130、85%RH バイアス	試験時間 120H	500H
	不良数 0/45	0/45
プレッシャックカ試験(PCT) 121、2気圧	試験時間 300H	500H
	不良数 0/45	0/45
温度サイクル試験(TC) -65 (30分) - RT(5分) - 150 (30分)	試験時間 500サイクル	1000サイクル
	不良数 0/77	0/77

条件30, 70%RHで168時間吸湿) とランク4 (72時間吸湿) 実施後, ピーク温度240, 時間10秒のリフロに2回通し, 評価した。パッケージ内部の剥離, クラック等の発生はなく, いずれのランクもクリアした。この結果, 従来パッケージより, 1ランク上の耐リフロ性を確保することができた。これはダイスボンド材に採用したフィルム状接着剤の先に述べた熱可塑性材料の性質と充填されているフィラの特性が寄与しているものとする。

#### 5.2 信頼性

表4に信頼性評価の結果を示す。基板型, リードフレーム型ともチップ間の動作も含めて不良は発生せず, 目標の信頼性レベルを確保することができた。

### 6. あとがき

以上述べてきたように, 技術課題であるウェハの薄型化, 薄型チップの積層ダイスボンド, チップ間配線, モールド成型性を解決し, その結果, 従来パッケージと同等以上の高い信頼性, 耐リフロ性を有する優れた2チップ積層MCPを開発した。

今後, 本技術を採用した商品の提案を積極的に展開すると共に積層チップ数の増加やフリップチップ接続方式等の採用, さらなる薄型積層, 等を検討していく予定である。

### 7. 参考文献

- INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS 1999 EDITION ASSEMBLY AND PACKAGING, pp.233 ~ 235