

SPA特集

μPLAT[®]のハードウェア開発

Hardware development of μPLAT[®]

来住 晶介 高塚 浩一 中澤 哲夫
 Masasuke Kishi Koichi Takatsuka Tetsuo Nakazawa

要 旨

大規模化するシステムLSI設計のベースとなるCPUプラットフォームμPLAT[®]*1)を開発した。μPLAT[®]はARMをCPUとし、リアルタイムOSの動作に必要なメモリ制御、周辺機能をプラットフォームとしてまとめたものである。μPLAT[®]を使用することで、システムLSI設計において増大する回路設計や検証の工数を大幅に削減することが可能となる。これにより、ユーザは独自の差別化となるアプリケーション開発に注力することができ、システムLSIの開発期間の短縮が可能となる。

1. ま え が き

沖電気は、ASICのCPUコアとして英国ARM社のARM7TDMI[®]*2)を提供してきたが、この度、大規模化するシステムLSIの設計生産性、品質を向上させるためにCPUプラットフォーム「μPLAT[®]」(マイクロプラット)を開発した。

μPLAT[®]はSPA (Silicon Platform Architecture)での設計インフラ構成要素の一つである¹⁾²⁾。本論文では、沖電気の0.25 μm CMOSプロセスを使用し、CPUコアとしてARM7TDMI[®]を使用したCPUプラットフォームμPLATcore-7Cについて紹介する。

μPLATcore-7Cは、周波数60MHzで動作し、数十MIPSクラスのCPUパワーを必要とするシステムLSIに広く適用することができる。本特集号で紹介されているモバイルデータ通信プロセッサ、Bluetooth LSIにも適用した。

2. μPLAT[®]の設計方針

システムLSIを搭載した製品はデジタル情報機器やネットワーク関連機器に浸透してきている。このような製品開発では差別化をはかるため、より付加価値の高いアプリケーションサイドの開発に注力するようになってきている。一方、システムLSIの開発においては、大規模化に伴う開発工数の増大が問題となっている。

これまで、CPUを使ったシステムLSI全体を設計する上で、ユーザは以下の問題を抱えていた。

- タイミングクリティカルなCPU周辺の設計
- 高速外部メモリに対応したメモリアーキテクチャの設計
- リアルタイムOSを搭載するためのプリミティブな機能設計(割り込み、タイマ等)
- 基本周辺回路/外部インタフェース回路設計

そこで、CPU周辺、メモリアーキテクチャ等どのようなシステムにおいても共通な回路、すなわちリアル



来住晶介

LSI事業部 プラット
フォーム開発部
部長



高塚浩一

LSI事業部 プラット
フォーム開発部 チ
ームリーダー



中澤哲夫

LSI事業部 マーケ
ティング部

* 1) μPLATは沖電気工業(株)の登録商標。 * 2) ARM7TDMIはARM Ltd.の登録商標。

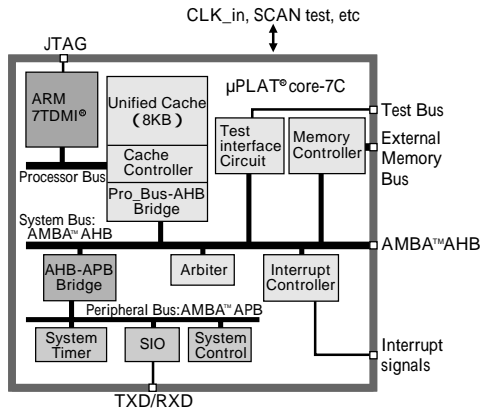


図 1 μ PLATcore-7C構成図
Fig. 1 Block diagram of μ PLATcore-7C

タイムOS等基本ソフト実行のために必要な基本機能をCPUプラットフォームとして構成した。

また、適用容易性を考慮し、設計はVSIA (Virtual Socket Interface Alliance) のVC (Virtual Component) 準拠とした。

この結果 μ PLAT® を使うことで、これまで問題となってきた上記の設計が必要なくなり、システムLSIを確実にかつ短期間で開発することが可能になる。これにより、ユーザは製品開発においてより付加価値の高いアプリケーションサイドの開発に注力することができる。

3. μ PLATcoreアーキテクチャ

3.1 ハードウェア構成

μ PLATcore-7Cの内部ブロック構成を図1に示す。

μ PLATcore-7Cは、32ビットRISC CPUであるARM7TDMI®, 8KB 4ウェイセットアソシアティブ方式のユニファイドキャッシュ、割り込みコントローラ、外部メモリコントローラ、OS用のシステムタイマ、シリアルインタフェース、電力制御機構を含むシステム制御部、外部バスインタフェース、テストインタフェース等で構成する。これら全体を0.25 μm CMOSプロセスのハードウェアIPとして提供する。

μ PLATcore-7Cの諸元を表1に、μ PLATcore-7Cモジュールを写真1に示す。

3.2 バスアーキテクチャ

オンチップバスにはARM社が提唱しているAMBA™*3)バスを採用した。これはAMBA™バスがARM CPUの

* 3) AMBAはARM Ltd.の商標。

表 1 μ PLATcore-7C諸元
Table 1 Features of μ PLATcore-7C

項目	諸元
CPU	ARM7TDMI
キャッシュ	8KBユニファイドキャッシュ 4ways、ライトバック、ノンブロッキング
外部メモリコントローラ	SDRAM I/F, ROM/Flash I/F, SRAM I/F
割り込みコントローラ	16要因(標準) 拡張用割り込みコントローラにより127要因まで拡張可能
タイマ	16ビット×1ch(OS用)
シリアルインタフェース	非同期シリアルポート×1ch
ユーザ拡張バス	AMBA AHB インタフェース
システム制御	電力制御など
テストインタフェース	JTAGインタフェース, AMBAテストインタフェース(TIC)
性能	54MIPS@60MHz (ワーストケース)
プロセス	0.25 μm CMOS
動作電圧	2.25V ~ 2.75V

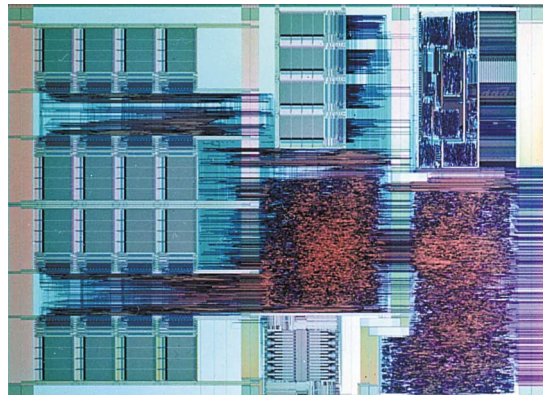


写真 1 μ PLATcore-7C写真
Photo 1 Micrograph of μ PLATcore-7C

デファクトスタンダードであり、ARM CPUに対応した多くのペリフェラルIP (Intellectual Property) 群との親和性が高いことによる。様々なIPを容易に組み込むことは、システムLSIの短期間で開発に必須である³⁾。

現在AMBA™バスには高速システムバスとしてAHB (Advanced High-performance Bus) とASB (Advanced System Bus)がある。ネットワーク環境につながる様々なデジタルメディア処理アプリケーションはμ PLAT®に適したターゲットである。そこで高速データ転送により優位なAHBをオンチップシステムバスとした。

ユーザ回路との接続は、AHBインタフェースで行う。

3.3 IP品揃え

AMBA™バスには、中/低速用のI/OバスとしてAPB

表2 IP品揃え
Table 2 IPs for μ PLATcore-7C

IP	Function	Bus
EIRC	Extend Interrupt Controller	AHB
DMAC	1/2/4ch. DMA Controller	AHB
TMR	Timer	APB-rev.E
SIO	Serial Interface	APB-rev.E
PIO	Parallel Interface	APB-rev.E
PBRDG	AHB to APB Bridge	APB-rev.E
ADC *	12bit AtoD converter(-200kHz)	APB-rev.E
DAC *	12bit DtoA converter(-200kHz)	APB-rev.E
CGB	PLL controlled Clock Generator	dedicated
ETM7/9 *	Real time Trace function	dedicated
DCU *	LCD Display Controller	AHB
USB	USB 1.1/2.0 control	APB-rev.E
IEEE1394 *	IEEE1394 protocol	AHB
MAC for ALN *	10/100 Ethernet Controller	APB/AHB
Bluetooth *	Blue tooth Control	APB-rev.E
CAN *	CAN Controller	APB-rev.E
PM-Flash *	Page mode Flash module	AHB

*: 計画中

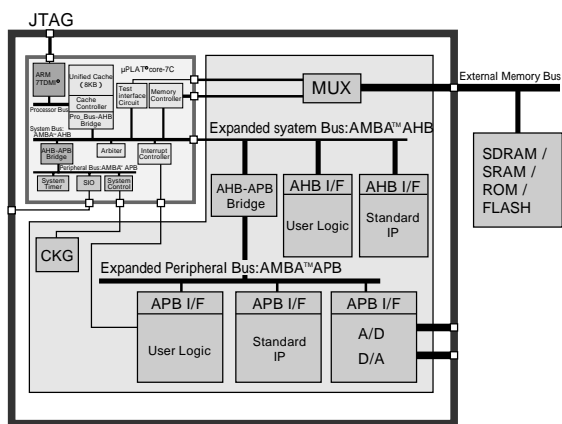


図2 μ PLATcore-7Cを使ったシステムLSI構成
Fig. 2 Example of system LSI embedded μ PLATcore-7C

(Advanced Peripheral Bus)がある。このAPBインターフェースのIP群も含め、AMBA™バスに準拠した μ PLAT用IP群の取り揃えを進めている。表2にこれらのIP群を示す。これ以外にARM社からもPrimCell™*4)としてAMBA™バスに対応のIP群がリリースされている。このように μ PLAT®は、多くのIP群から目的のIPを選択し集積することができる。

3.4 システムLSI構成

μ PLATcore-7CのAHBインターフェースを介して、ユーザ回路や各種IPを容易に接続できる。つまり、CPU

* 4) PrimeCell はARM Ltd.の商標。

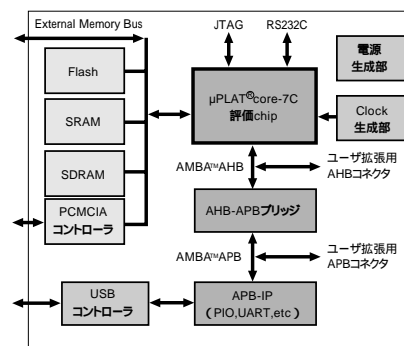


図3 プロトタイピングボードの構成
Fig. 3 Block diagram of prototyping board

表3 μ PLATcore-7Cプロトタイピングボード諸元
Table 3 Features of μ PLATcore-7C prototyping board

項目	諸元
CPUプラットフォーム	μ PLATcore-7C 評価Chip
AMBA™ インタフェース	AHB-APBブリッジ(FPGA) ユーザ拡張用AHBコネクタ × 1ch ユーザ拡張用APBコネクタ × 2ch
APBペリフェラル	シリアルインタフェース、パラレルインタフェース(FPGA) USB I/F
外部メモリ	SDRAM(512kW × 32bit × 4) SRAM(512kW × 32bit) FLASH(1MW × 16bit × 4)
外部メモリバス拡張	拡張コネクタ × 1ch
テストインタフェース	OKI ADIボードコネクタ(Multi-ICE準拠I/F)
クロック	クロックジェネレータ(PLL)

プラットフォームを利用することで、システムLSIを短期間で構築することができる。

図2に拡張用のAHBインターフェースにIPを接続したシステムLSI構成の例を示す。

4. ハードウェア開発環境

μ PLATcore-7Cを用いたシステムLSIのハードウェアとソフトウェア開発環境として、プロトタイピングボードとタイミングシミュレーションができるテストベンチを開発した。

4.1 プロトタイピングボード

図3にプロトタイピングボードの構成図を、表3に諸元を示す。

プロトタイピングボードは、 μ PLATcore-7Cを実装した評価チップ、AMBA™ AHBに接続されるAHB-

APBブリッジを実装したFPGA、基本的なAPBペリフェラルを実装したFPGA、ユーザ拡張用AHB/APBコネクタ、外部メモリ等から構成される。

デバッグのために、ARM CPUの標準的なデバッグインタフェースであるMulti-ICE^{TM*5)}のインタフェースを用意した。ここにOki-ADI (ARM Debug Interface) ボード経由でPCを接続し、PC上でARM社のSDT (Software Development Toolkit) を動作させ、ハードウェア、ソフトウェアのデバッグを行うことができる。

このプロトタイプボードを使うことで、システムLSIに集積するハードウェア回路をAHB/APBの拡張ボードのFPGAに実装し、LSIが完成する前に機能や動作を検証することができる(写真2)。

4.2 テストベンチ

システムLSIのシミュレーション環境として、μ PLATcore-7Cモデルとその周辺ロジックを組み込んだシステムLSIモデルに対するタイミングシミュレーションができるテストベンチを開発した。図4にその構成を示す。

ARM SDTを用いて、C言語やアセンブラで作成した



写真2 μ PLATcore-7Cプロトタイプボード
Photo 2 Prototyping board of μ PLATcore-7C

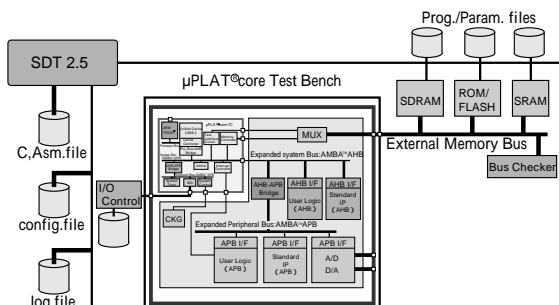


図4 μ PLATcore-7CベースのシステムLSIテスト環境
Fig 4 Test environment of μ PLATcore-7C based system LSI

テストプログラムをこの環境にダウンロードし、μ PLATcore-7Cモデルとユーザ回路モデル並びにIPモデルとのタイミングシミュレーションにより統合検証を行うことができる。

5. システムASIC

μ PLAT[®] や各IPを集積して実際にシステムLSIとする手段がASICであるが、特にシステムLSIのニーズに応えるため、以下の特長を持つASICを開発した。

沖電気のASICは、EA (Embedded Array) , SOG (Sea Of Gates) を中心に外販してきた。CB (Cell Base) は社内向けに活用してきたが、0.25 μ m製品からはCBを市場へ投入する。2000年度は0.16 μ mプロセスのEA, CBをリリース、さらに0.13 μ mプロセスを開発、高集積・高速・低消費電力を図り、システムASICを実現する。

パッケージは、最大304ピンまで対応するQFP, 560ピンまで対応するBGAをはじめ、超多ピンにも対応する。また、モバイル機器に最適な小型パッケージとして、従来のLQFP, TQFPに加え、W-CSP (Wafer level Chip Size Package) , FBGA (Fine Pitch BGA) を新たにラインナップした。224ピンの多ピンでもわずか15mm角の面積で実装可能である。

6. あとがき

本論文では、ARM7TDMI[®] をCPUとしてこの度開発したμ PLATcore-7Cを紹介した。今後、さらにプラットフォームベースの設計の適用範囲を広げるべく、特にモバイル系やインターネット系システムLSIに適したCPUプラットフォーム、周辺IPを開発していく。

7. 参考文献

- 1) 来住：沖電気工業のシステムLSI, 2000システムLSI技術大全, 電子ジャーナル社, pp.90~93, 2000
- 2) 古野, 富沢：Media SPAのアーキテクチャ, 沖電気研究開発第180号, Vol.66, No.1, pp.13~16, 1999
- 3) 中澤：IPリユースのシステムLSI設計への適用, 沖電気研究開発第180号, Vol.66, No.1, pp.17~20, 1999

* 5) Multi-ICEはARM Ltd.の商標。