

SPA特集

2bitOkiADPCM2録音再生LSI

2bitOkiADPCM2 Recording and Playback LSI

中村 義久
Yoshihisa Nakamura

永友 禎二
Teiji Nagatomo

松原 弘明
Hiroaki Matsubara

要 旨

システムLSI化の流れに伴い、音声LSIにおいても、多様化した要求に適した、柔軟性の高い商品の提供が求められている。その中で、最近、特定の音声アルゴリズムを搭載する音声LSIの開発が要請されている。本稿では、当社が独自に開発した66K MCUコアをハードウェアプラットフォームとして、市場からの要求のある音声アルゴリズムをソフトウェアにより実現した、ML2302について述べる。

1. ま え が き

近年、音声LSIは多様なアプリケーションに使用されるようになってきている。それに伴い従来の音声アルゴリズムだけでなく、低ビットレートや汎用性のあるアルゴリズム等、顧客のニーズに合わせたLSIの開発が必要となってきた。

従来は、ADPCM (Adaptive Differential Pulse Code Modulation) 方式のアルゴリズムをハード回路で構成し、機能変更のたびにその都度LSIの開発を行ってきた。しかしながら、近年の顧客ニーズに対応したLSIを開発するには、回路構成が複雑になるため、コストアップおよび開発期間の長期化が生じることから、顧客の要求に迅速に対応することが困難となってきた。上記の問題を解決するために、音声アルゴリズムを66Kコアのプログラムで実現させ、音声に必要なアナログ部等とのインタフェースを設計するだけで、新商品を開発できる体制を整備した。これにより、顧客の要求に合致した音声アルゴリズム搭載した商品を、

迅速に開発することが可能にした。

本稿ではその一例として、急速に市場が拡大しているICレコーダを主用途とした録音再生LSI、ML2302について紹介する。

表 1 ML2302の特徴
Table 1 Features of ML2302

FIFOメモリ	録音系1024bit、再生系1024bit
音声方式	2bitADPCM2 4,5,6,7,8bitADPCM2 4bitADPCM 8/16ストレートPCM
サンプリング周波数	4.0~16.0kHz
音量コントロール	0~30dB(-2dBステップ) -30~-80dB(-4dBステップ)
その他の機能	音声レベル検出機能(VAS) 雑音注入 外部DACインタフェース DMAインタフェース 14bitADC、14bitDAC内蔵 LPP内蔵 スピーカアンプ内蔵(100mW、8) 早送り・巻き戻し機能
パッケージ	64ピンTQFP 71ピンWCSP



中村義久

(株)沖マイクロデザ
イン 宮崎div 技術
2部 ロジック第2
設計室 室長



永友禎二

(株)沖マイクロデザ
イン 宮崎div 技術
2部 ロジック第2
設計室 リーダ



松原弘明

シリコンソリューションカンパニー LSI
事業部 マーケティング部 音声BU
BU長

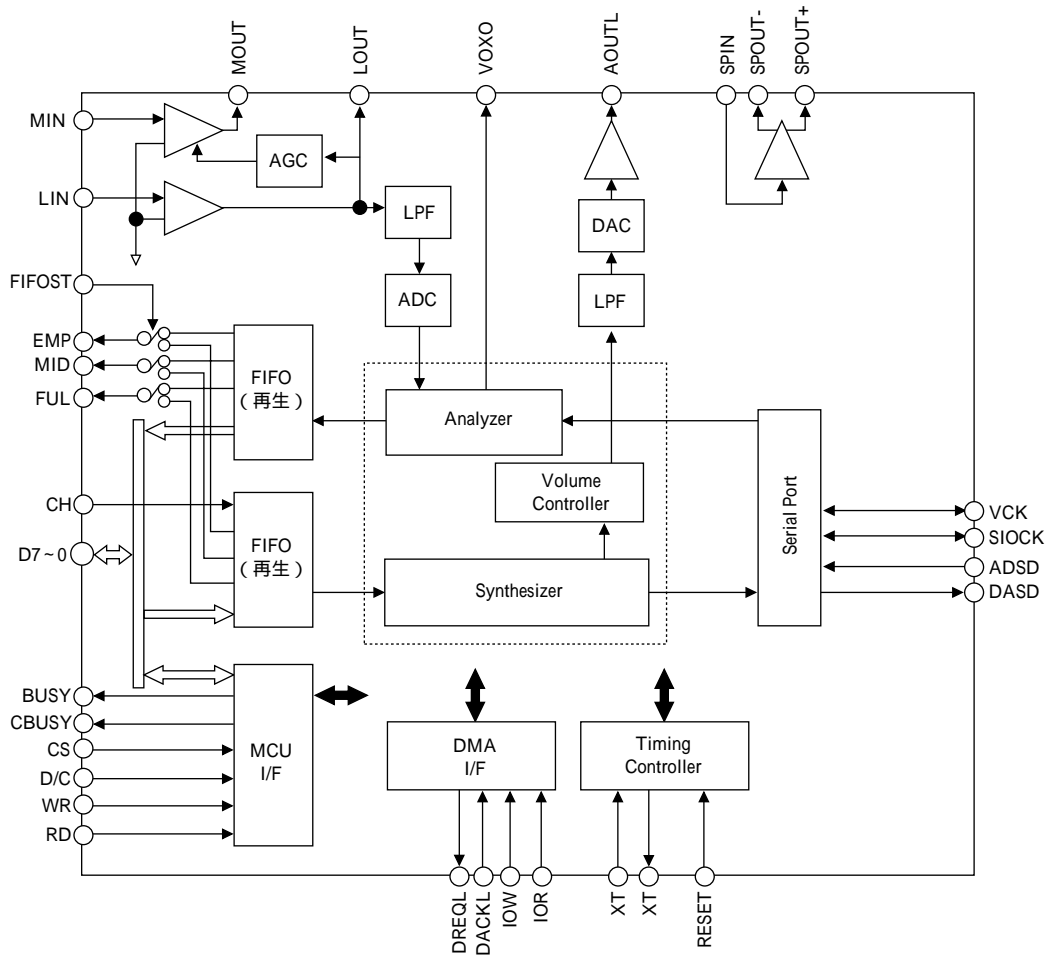


図1 ML2302のブロック図
Fig. 1 Block diagram of ML2302

2 . ML2302の概要

ML2302はバッファ用FIFOメモリを内蔵した録音再生LSIであり、従来の4 bit OkiADPCM方式と4 , 8 bit OkiADPCM 2 方式に加えて、低ビットレートを実現する2 bit OkiADPCM 2 方式を採用している。主用途としてICレコーダを念頭に置いていることから、従来の録音再生LSIの機能に、早送り・巻戻し機能を追加し、オーディオ相当の分解能を有する電子ボリュームも付加している。

また、スピーカアンプを搭載することにより、LSI外部にダイナミックスピーカ駆動用のLSIを接続する必要がなくなり、周辺のアナログ部品を削減することができた。さらにML2302は、ICレコーダの薄型が可

能になるように、パッケージとしてW-CSP (Wefer Level Chip Size Package) を採用している。

図1にML2302のブロック図を、表1にML2302の特徴を示す。今回、図1のブロック図内点線部分が、66Kコアでプログラム処理を行っている箇所である。プログラム処理を行っている項目は以下に示す。

- 音声アルゴリズムのエンコード・デコード処理
- デコードされたデータを音量コントロール(電子ボリューム)する機能
- 音量コントロールする際の急峻な電圧変化に対応するデータ丸め込み処理
- ICレコーダに必要な早送り・巻戻し機能
- 録音時の音声レベルを検出する機能
- データバスより入出力される外部コマンド・ステータス処理

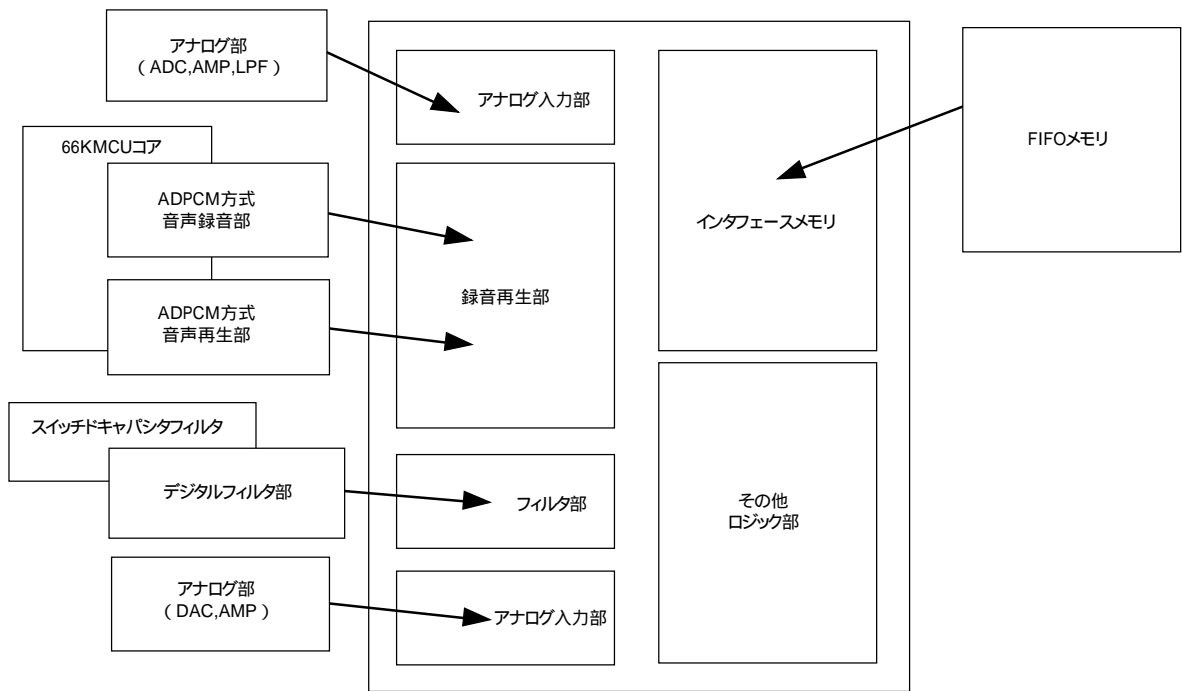


図2 ML2302のハードウェアプラットフォーム構成図
Fig. 2 Hardware platform of ML2302

3. ML2302の設計方法

図2に、ML2302のブロック構成を示す。従来は、すべてのブロックをハード回路で構成していたが、今回は、図2の録音再生部を66Kコアのプログラムで処理し、また外部コマンド処理も66Kコアで処理しハード回路で構成したものはアナログ部、デジタルフィルタ部、インタフェースメモリ部、その他外部とのインタフェースおよびサンプリング周波数と同期させるためのロジックである。

ML2302の演算処理および外部コマンド処理は、66Kコアで実現させているため、用途の違いによる異なった要求に対応する音声アルゴリズムの変更および機能追加に対しては、プログラムを変更するだけで容易に設計できるようになっている。

さらにML2302では、LSI設計が容易にできるように、66Kコアとその他のハードで設計する部分は、独立に設計できるように構成した。また図2のインタフェースメモリにより、66Kコアとその他のブロックとのインタフェースを担っており、インタフェースメモリの

容量がフルにならない限りは、各々非同期で動作するように設計した。

回路設計に使用したツールは、COMPOSER™である。回路ライブラリに関しては、音声ブロック部では既存の音声用ライブラリを使用し、66Kコア部では同様に既存のマイコンライブラリをそのまま流用した。

回路検証の方針としては、66Kコアをフラットに展開させ、プリミティブ定義したものはRAM、ROMのみにとどめ、ほぼ全展開の形でverilogネットを抽出して行った。

レイアウト設計に使用したツールはVIRTUSO™であり、66Kコアは、マクロブロックとしてコアを流用した。新規に設計したマクロブロックは、アナログ入力部、アナログ出力部、FIFOメモリ、発振部、MCU RAM、MCU ROM、その他ロジック部である。アナログ入力部は、マイクアンプ、LPF (Low Pass Filter)、ADC (Analog to Digital Converter) から構成され、アナログ出力部は、デジタルフィルタ、DAC (Digital to Analog Converter)、出力AMPから構成されている。それぞれは、これまでに市販している音声LSI製品より流用して設計を行った。流用した製品のプロセスは、

それぞれ異なるため、トランジスタの配置を変えないようにして、HSPICE™を用いてシミュレーションを行い、トランジスタの能力や抵抗等の合わせ込みを行った。

レイアウト全体設計に使用したツールは、CELL ENSEMBLE™で、フラットな自動配置配線を実行している。その実行は、マクロブロックとスタンダードセルによる混在型であり、その他ロジック部が、スタンダードセル群となっている。レイアウト検証に使用したツールは、TIMEMILL™であり、全展開で検証を行った。機能記述部分を極力減らすことにより、機能記述したマクロブロックと実回路との不整合によるミスを排除している。

4. 適用効果

ML2302は、大きく分けて5つの機能ブロックから構成されている。それは、アナログ入力部（マイクアンプ、LPF、ADC）、録音再生部（66Kコア）、インタフェースメモリ部（FIFOメモリ）、アナログ出力部（デジタルフィルタ、DAC、出力AMP）、そしてその他ロジック部である。

従来、録音再生部は、前述の通りハード設計を行っていたが、66Kコアに置換えることにより、録音再生部の面積は20%増となったが、チップレベルでの面積増は、5%増程度に収まった。しかしながら今回はコマンド処理、FIFOメモリ制御や早送り巻戻し機能を追加していることを考慮すると妥当な結果といえる。

設計期間（TAT）については、従来ハード設計を行っていた時間が、ソフト設計時間に置換わることになるが、ハード設計とソフト設計の並行作業と機能fixまでの試行繰り返しによるハード変更の時間が不要となり、実質的にハード設計分の時間短縮を行うことができた。

さらなる総合的なTAT短縮のためには、音声SPAの充実を推進していく必要がある。特にアナログブロックについては、同じ機能であってもプロセスごとにレイアウトやトランジスタのサイズを変える必要がある。TAT短縮のためにはプロセスごとにレイアウトやトランジスタのサイズを変更しないようにすることが今後の課題である。

5. あとがき

ML2302は、SPAの基本コンセプトに基づき、開発を行った。具体的には66Kコアを搭載することにより、顧客のニーズに合致した音声アルゴリズムを、柔軟に提供できるLSIの開発を実現できた。

さらに、顧客のニーズである小型PKG化についても今回、W-CSPを採用することにより、携帯用であるICレコーダへの採用を確実にすることができた。

今回のML2302の開発により、SPA構想によるLSI化手法の下地ができた。今後は、さらに省電力化、音声SPAライブラリの充実を進めていくと共に、MCUコアにARM7を採用した音声LSIの開発に取り組んでいく予定である。