

FPGAを用いたフライングカメラシステムの プラットフォーム

田村 善康

近年、自動車業界では事故などの可能性を、事前に検知して回避する先進運転支援システム (Advanced Driver Assistance System、以降ADAS) の普及が急速に進んでいる。ADASアプリケーションのひとつであるサラウンドビューは、自動車を上空の仮想カメラ視点から見下ろした俯瞰 (ふかん) 画像をドライバーに提供することを目的としたシステムである。本システムにより、ドライバーは自動車の周囲を360度の視野で把握可能になるため、駐車時や発進時の接触事故を軽減可能になる。

従来のサラウンドビューでは、仮想カメラ視点は自動車上空の固定位置であったため、発進時の進行方向など、ドライバーの行動に特化した画像を表示することは困難であった。そこで仮想カメラ視点を動的かつ、自在に変更可能に改良したシステムがフライングカメラシステムである。

本稿ではOKIアイディエス (以降OIDS) が共創パートナーであるザイリンクス社のFPGAを使用して、ザイロン社との共同開発で実現したフライングカメラシステムのプラットフォーム概要と、デモシステムについて紹介する。

なお、ザイリンクス社は米国のFPGAベンダーであり、OIDSは2013年に日本国内唯一の「プレミア・パートナー」として認定登録された。本認定はザイリンクス社の最も厳しい「技術的能力・ビジネスプロセス・品質」の各水準を満たした企業のみに与えられる。

また、ザイロン社は、クロアチアのFPGA用 IP (Intellectual Property) ベンダーであり、logicBRICKS*** IPコアライブラリー及びFPGAデザインサービスをグローバルに展開する企業である。特に欧州と北米のADAS市場で、突出した開発実績がある。

OIDSは、2014年にザイロン社と運転支援システム技術の独占使用契約を締結し、ザイロン社のIPを使用したシステム開発が可能となった¹⁾。

サラウンドビューシステム

サラウンドビューシステムは、高速・高精細な画像検 出技術と認識技術により、車体外部に取付けた複数のカ *1)logicBRICKS*は、ザイロン社の商標です。 メラからの入力画像を合成し、ドライバーに見易い俯瞰 画像を生成するシステムである。

写真 1にサラウンドビューシステムの俯瞰画像を示す。 この俯瞰画像を生成するために、図 1に示すように車両 の前後左右の4方向にカメラを配置している。



写真1 サラウンドビュー



図1 サラウンドビューのカメラ配置図

また、それぞれのカメラは車両周囲を監視し易いように下向きの角度で取り付けられる。写真 2 は実際のカメラの取付け状態である。前方向は車のフロントグリルの中央付近に、左右方向はドアミラー底部付近に、後方は車両後部のナンバープレート付近に取り付けられる。







写真2 カメラ取付け位置

サラウンドビューシステムは、4つのカメラ画像を1つの画像に合成するが、カメラ自身やカメラ取付け位置などの固体バラツキを吸収した上で、4つの画像をシームレスに合成することが重要課題となる。この課題を解決するために、キャリブレーション作業を初回に行ない、固体毎の補正値を決定する。

その補正値に基き、リアルタイムに画像を合成する。

フライングカメラシステム

今回開発したフライングカメラシステムは、サラウンドビューシステムの仮想カメラ視点位置を動的かつ、自在に変更することを可能としたシステムである。本システムは、任意の視点・角度からの俯瞰画像を車両周囲の画像として直ちに生成し、さらにドライバーが入力装置によって選択した仮想カメラ視点位置からの俯瞰画像をリアルタイムに見ることを可能にしている。

図2はフライングカメラシステムの仮想カメラ視点 位置の軌道図である。図中の矢印による十字線は、車体 直上を中心とした十字軌道の仮想カメラ視点位置を表 し、矢印による丸線は楕円軌道を表す。仮想カメラ視点 位置は、十字線と丸線の軌道上を移動し、視線はどの視 点位置からも常に車体中心に向かうように制御される。

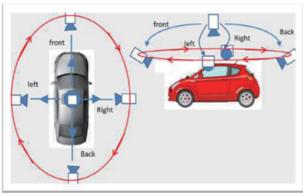


図2 仮想カメラ視点の軌道図

写真 3は仮想カメラ視点位置を変えた時の俯瞰画像である。

*2) HDMI®は、HDMI Licensing LLC.の商標です。





写真3 仮想カメラ視点の画像

従来のサラウンドビューシステムはキャリブレーションによる「画像補正」と「画像合成」で実現できたが、フライングカメラシステムでは「画像補正」に「仮想カメラ視点位置補正」が加わり、これをリアルタイムで実行する必要がある。

さらにドライバーがストレスなくリアルタイムで俯瞰 画像を見るためには、以下の機能と性能が必要となる。

①画像入力

カメラ1個当りの有効画像サイズを1280pixel、800lineとし、YUV422フォーマットで30fps (frames per second、以降fps)の速度で有効画像を全て取込みが可能なこと(ハイビジョンテレビ相当の解像度とフレームレート)。

②画像補正

カメラには魚眼レンズが使用されているため、画像の 歪が発生する。そのため、各画像を4画面同時にリアルタ イムで補正が可能なこと。

③車両モデルの描画

車両モデルはカメラ視点位置に合致した3D画像がリアルタイムで生成可能なこと。

④画像出力

画像出力は、HDMI*²⁾インターフェースで有効画像サイズを1920pixel、1080lineとし、YUV422フォーマットで60fpsの速度で出力可能なこと(フルハイビジョンテレビ相当の解像度とゲーム機程度のフレームレート)。

これらを実現するためには、以下の技術的課題を解決 する必要があった。

- ・高性能なCPUの搭載
- ・高速メモリアクセスによる処理性能向上
- 高度な画像処理
- ・FPGAリソース最適化
- ・ソフトウェア処理の負荷低減

これらの技術課題をOIDSのFPGA設計技術力で克服し、フライングカメラシステムのプラットフォームを構築し、デモシステムを実現した。

プラットフォーム概要

本プラットフォームは、ザイリンクス社の最新FPGAデバイスであるZynq UltraScale+ MPSoC*3)とザイロン社の4方向の魚眼カメラ画像合成用logicBRICKS IPコアライブラリーを駆使して、フライングカメラシステムに必要な動的な仮想カメラ視点位置補正を実現した。

logicBRICKS IPコアライブラリーには、画像を取り込むためのlogiWINビデオキャプチャIPや、画像処理を行なうlogiVIEWビデオ処理IP、画像合成するlogiCVC-MLマルチレイヤーコンパクトディスプレイコントローラーIPなど、様々な画像処理を行なうためのIPが提供されている。

以下にプラットフォーム概要を述べる。

FPGAには、アプリケーションプロセッシング ユニット (APU)として最大周波数1.5GHzのARM*4)Cortex-A53 のクワッドコアを搭載したZynq UltraScale+ MPSoC EGデバイスを採用した²⁾。

メモリアクセスは、64bitデータバスを最大1,067MHz でアクセス可能な高速処理を実現した。

ザイロン社のビデオ処理IPを組込むことで、高度な画像処理を実現した。

FPGAリソースは、LUT (Look up Table)、DSP、BlockRAM の使用率を全て20%以下にパッケージングして最適化を図った。

FPGAに搭載されているグラフィックス プロセッシング ユニット (GPU) に ARM Mali-400 MP2を利用することでソフトウェア処理の負荷を低減すると共に、最大667MHzで高速動作させる技術を確立することで高速処理も実現した。

図3に、FPGAとハードウェアの主要構成を示し、以下 各構成要素の機能を述べる。

- ①カメラからの入力画像は、FMC FPD-LinkIIIインターフェース基板を介してFPGAにパラレルデータで入力される。FPGAに入力されたデータは、logiWINビデオキャプチャーIPによって外部DDR4-SDRAM内に取り込まれる。logiWINビデオキャプチャーIPは、前後左右用として4個同時に使用される。
- ②logiVIEWビデオ処理IPは、①で取り込まれた画像を 読出し、画像補正、画像リサイズ、回転、複数画像を統 合した俯瞰画像を生成して外部DDR4-SDRAMに再び 格納する。
- ③GPUは、外部メモリの3DS形式データに従って車両モデルの描画処理を行い、外部DDR4-SDRAMに格納する。
- ④logiCVC-MLマルチレイヤーコンパクトディスプレイ
- *3)Zynq®UltraScale+™MPSoCは、ザイリンクス社の商標及び登録商標です。 *4)ARM®は、ARM Ltd.の商標です。

コントローラーIPは、俯瞰画像と車両モデル画像を合成する。FPGAからの出力画像は、パラレルデータで、FMC HDMIインターフェース基板を介してモニターに出力される。

⑤仮想カメラの視点変換は、ARMのLinux上で動作する ソフトウェア・アプリケーションによって行われる。

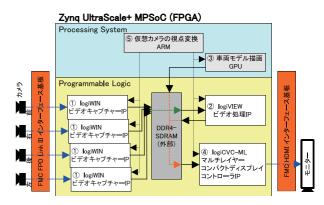


図3 FPGA とハードウェアの主要構成図

このプラットフォームの特徴は、ハードウェアとソフトウェアのリソース消費を抑えるためにGPUを使用して、車両モデルを3D描画した点である。3D描画を行うことで、カメラ間の死角や歪みが無く解像度が高い画像を生成可能であり、仮想視点を自在かつ速やかに移動させることを可能とした。さらに、処理の改良を重ねて繊細な3D車両モデルの高速描画を実現した。

本プラットフォームは、ザイリンクス社の最新FPGAデバイスとザイロン社の画像処理技術を、OIDSのFPGA設計技術で融合し、パッケージングしたことで実現に成功した。

写真 4に、今回開発したフライングカメラシステムのプラットフォームを使用したデモシステムの構成を示す。アルミフレームを車両に見立て、アルミフレームの4方向にカメラを取付けたものである。デモでは、マウス制御により仮想カメラ視点位置を移動させる。さらにクリック1つで動作するハンズフリーモードも搭載した。

ユーザーは、マウス操作によって、仮想カメラ視点位置を自在に変更可能であり、出力表示画像の自車両モデルと周囲画像を自在に変更可能である。本システムは、高速な処理が実現できていることを、ユーザーが分かり易く体感可能なシステムになっている。











写真 4 フライングカメラデモシステム

まとめ

本稿では、フライングカメラシステムのプラットフォームとデモシステムについて紹介した。

従来のサラウンドビューシステムに対して、仮想カメラ視点位置を、動的、かつ自在に変更可能にするために、共創パートナーの高性能なFPGAとIP、自社の強みであるFPGA開発ノウハウを結集した。最適化されたFPGAリソースは、今後様々な技術による機能追加や回路追加が発生しても充分な余裕を考慮した構成としている。本プラットフォームを活用することで、車両周囲監視による危険回避や次世代交通システムとの連携など、様々な機能を追加することが可能になる。また検知・センシング分野で、ザイリンクス社ディープラーニングプラットフォームとの共創でAI(人工知能)を活用した新システム開発も進める。

OIDSは、今後も共創パートナーとお互いの得意分野を活かした共同開発を進め、ADAS市場におけるデザインサービスを拡大していく方針である。 ◆◆

参考文献

1) 沖電気工業株式会社 プレスリリース、「ザイロン社と運転支援システム技術の独占使用契約を締結」2014/12/11 http://www.oki.com/jp/press/2014/12/z14081.html 2) ザイリンクス株式会社、Zynq UltraScale+ MPSoC データシート概要、https://japan.xilinx.com/support/documentation/data_sheets/j_ds891-zynq-ultrascale-plus-overview.pdf

●筆者紹介

田村善康:Yoshiyasu Tamura. 株式会社OKIアイディエス 開発部

【基本用語解説】

FPGA (Field Programmable Gate Array)

ユーザーが自由にプログラミング可能な集積回路。

IP (Intellectual Property core)

FPGAなどの半導体を構成する再利用可能な回路コンポーネントの設計情報。

Zyng UltraScale+ MPSoC

シングルチップでプロセッサのソフトウェアプログラマビリティと FPGA のハードウェアプログラマビリティーを兼ね備えているザイリンクス社のFPGAデバイスのこと。ザイリンクス社ではAll Programmable SoCと総称している。

FMC (FPGA Mezzanine Card)

FPGAが実装された基板のための、主にI/O拡張を行うANSI規格に基づいた規格。

FPD (Flat Panel Display)

薄型で平坦な画面の薄型映像表示装置の総称。

GPU (Graphics Processing Unit)

画像処理を専門に行うプロセッシングユニット。リアルタイム画像処理に特化した演算装置で描画を専門に行う。