10Gbit/s-LN変調器ドライバ

小川 康徳 和泉 貴之

10Gbit/s 長距離光通信システムの普及が進む中で、こ れらのシステムを構成するキーデバイスの高性能化や小 型化へのニーズが高まっている。Lithium Niobate (LN) 変調器は10Gbit/sの高速電気信号を光信号に変換する光 変調器として特に長距離伝送系に用いられ、このLN変調 器を駆動するためのドライバICは、LN変調器と同様にシ ステム性能を左右するキーデバイスとなっている。LN変 調器ドライバからの出力信号波形は、LN変調器の出力光 波形や光伝送特性に大きく影響を及ぼすため、ノイズの 少ない高品質な出力波形が求められるものである。さら に、長距離伝送系では波長分割多重方式を取り入れる場 合が多く, 波形特性だけでなく, 小型化も不可欠である。 これまで弊社では10Gbit/s光通信用のドライバICとし て, 高速特性, 波形特性に優れたGallium Arsenide (GaAs) Pseudo-morphic High Electron Mobility Transistor (PHEMT) 構造を用いた、電界吸収型 (EA: Electroabsorption) 変調器用のドライバを開発 し、商品化してきた1)。また、高速特性に関しては、 40Gbit/s動作するドライバアンプの開発も行ってきた²⁾。 一方LN変調器ドライバは、出力振幅としてEA変調器ドラ イバの2倍以上の6Vppが要求されるものであり、トレー ドオフの関係にある動作速度と出力振幅を両立させるこ

とが困難であった。

今回、これまでの開発で培ってきたデバイス構造・回路設計の技術を応用し、LN変調器ドライバの開発を行い、11.3Gbit/sの高速動作と6Vpp の高出力振幅特性を実現することに成功したので、ドライバの構成・回路・デバイス設計、および動作特性について報告する。

LN変調器ドライバの構成

LN変調器ドライバに要求される6Vppの出力を得るには、EA変調器ドライバで採用している1チップの差動アンプではデバイス耐圧が不足し、動作速度の低下が避けられないため、最終段増幅部分を分離して2チップの構成を採用した。図1にLN変調器ドライバの構成を示すが、前段アンプとブースタアンプの2つのチップで構成し、これらのチップを1つのパッケージに実装した。また、ユーザーが安定にLN変調器ドライバの波形特性が得られるように、ブースタアンプ用のバイアス用インダクタをパッケージに内蔵することにした。バイアス用インダクタは、高度で複雑な高周波設計が要求され、その性能がドライバの波形特性に影響を与えることから、これを内蔵することはLN変調器ドライバにとって大きな付加価値となる。

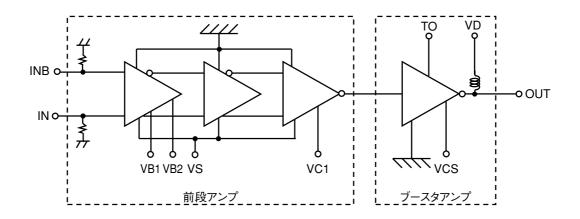


図1 LN変調器ドライバの構成

内蔵したバイアス用インダクタは、回路構成や部品の最 適化を行うことにより小型化を図った。

前段アンプ設計

前段アンプにはリミッティング動作,クロスポイント調整,出力振幅可変機能が容易に実現できる差動アンプを採用した。入力振幅が0.4~1.0Vppと大きなダイナミックレンジに対して,前段アンプの出力振幅が常に一定にリミッティング動作するようにゲインを最適化設計した。またVB1/VB2端子による出力信号のクロスポイント調整機能やVC1端子による出力振幅可変機能を搭載した。アンプの段数を少なくすることでチップサイズの小型化を図るため,ゲート長0.15μmのGaAs PHEMT構造を採用した。このPHEMTの遮断周波数(fT)は103GHzと優れた高周波特性を有するものであり,アンプ段数を少なくすることが可能となり,チップサイズ1.2mm×1.2mmの小型化に成功した。

ブースタアンプ設計

LN変調器ドライバとして高速かつ高出力振幅特性を得るために、ブースタアンプに用いるトランジスタには高周波特性を維持しつつ、深いしきい値電圧と低いOFF電流を両立する必要がある。これを実現するためダブルリセス構造のPHEMTを採用した。さらに、10Gbit/sの高速性能と6Vppの高出力振幅を両立させるため、ブースタアンプの広帯域化を実現する回路方式として分布型アンプを採用した²⁾。

まず、今回採用したダブルリセス構造のPHEMTについて述べる。断面構造を図2に示すが、ソース・ドレイン電極および0.15umのゲート長を有したT型ゲートからなる構造である。ダブルリセス構造の形成は選択エッチング

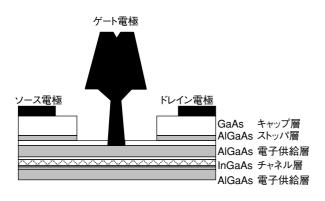


図2 ダブルリセスPHEMTの構造

技術を用いたダブルストッパ構造を採用することにより、ゲート近傍およびショットキー形成部に対し、別々に高精度なリセスエッチングを行うことができるため実現できるものである。このダブルリセス技術の採用により、ゲート直下およびゲート近傍の電子濃度を任意に設計することができるほか、高精度なしきい値電圧制御と耐圧制御が可能となった。

図3に従来のシングルリセス構造とダブルリセス構造の静特性の比較を示す。ダブルリセス構造はシングルリセス構造と比較してドレインコンダクタンス(gd)が約1/3の10mS/mmと大幅に改善し、さらにオフ電流も約1/6に抑えられており、良好なピンチオフ特性が得られている。また、本デバイスの破壊電圧は約15Vと、十分な耐圧を確保することができた。図4に本ダブルリセスPHEMTの電流利得(h21)の周波数特性を示す。この結果より求めた遮断周波数(fT)は72GHzであった。

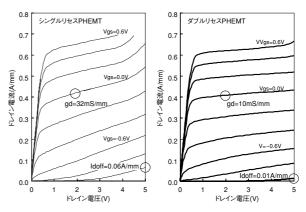


図3 PHEMTのI-V特性

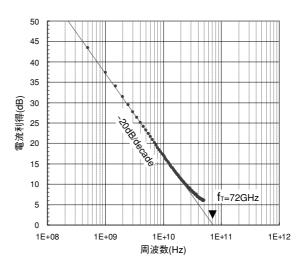


図4 ダブルリセスPHEMTの高周波特性

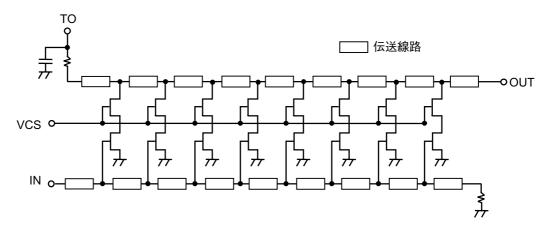


図5 ブースタアンプの回路構成

次に回路方式について述べる。図5に分布アンプで構成したブースタアンプの回路構成を示す。2つのFETを縦積みにしたカスコードアンプを1つのセクションとして、それを8個平行に並べた8セクションの構成とした。単位セクションあたりのFETの大きさと、セクション数により、分布型アンプの周波数帯域が決まるため、10Gbit/sの動作に対応できるだけの帯域を確保できるように各定数を最適化した。10Gbit/s波形を高精度にシミュレーションで再現するには高調波成分を考慮する必要があるため、DC-40GHzと広帯域に精度の合わせ込みを行ったFETモデルを準備した。FETモデルには、Agilent Technology社のEEHEMT1モデルを採用した。

各セクション間を結ぶ伝送線路は、ブースタアンプの入出力インピーダンスが50Ωになるように特性インピーダンスと線路長を決定した。理想的な伝送線路であれば、理論的な等価回路モデルで特性を把握することができる。しかし、チップ小型化を図るためには、IC内の伝送線路は複雑に入り組んだ形状にせざるを得ない。そのような伝送線路の特性は、高周波になるにつれて理論からのズレが大きくなり、等価回路モデルを使った設計には精度的な限界が生じる。そこで、特に複雑な形状の伝送線路パターンについては、電磁界解析を利用して特性解析を行うことで回路設計の高精度化を図った。

図6に今回開発した分布アンプを用いたブースタアンプのSパラメータ特性を示す。小信号利得は18dBが得られており、周波数応答特性は3dB帯域として11GHzを得ることができた。また、S11およびS22特性については20GHz以下の領域で-12dB以下が得られており、いずれも設計通りの目標特性が得られていることを確認した。

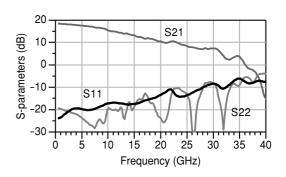


図6 ブースタアンプのSパラメータ特性

LN変調器ドライバ特性評価

今回開発した前段アンプとブースタアンプは、ブースタアンプに電源を供給するためのバイアス用インダクタを併せて、38ピンセラミックパッケージに実装した。写真1にパッケージの外観写真を示すが、パッケージサイズは10.9mm×8.0mm×2.5mmであり、バイアス用インダクタを内蔵したLN変調器ドライバとしては最小クラスのパッケージサイズを実現できた。

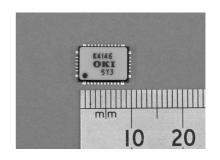


写真1 IC外観

パッケージ化したドライバの特性評価は写真2に示す評価ボードに搭載して行った。図7に11.3Gbit/sで動作させたときの出力波形を示す。出力振幅6Vppの非常に良好な波形が得られている。波形の立ち上がり時間(Tr)/立ち下り時間(Tf)はそれぞれ22.7ps/23.6ps(20-80%)である。このときの動作条件として、LN変調器ドライバへの入力振幅は両相0.4Vpp(IN/INBにそれぞれ0.2Vpp),前段アンプの電源電圧Vsは-5.2V,後段アンプの電源電圧VDは5Vである。消費電力は1.4Wであった。

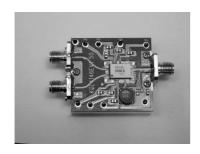
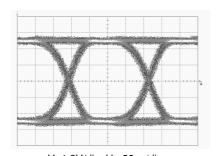
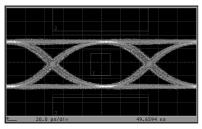


写真2 LN変調器ドライバの評価ボード



V:1.2V/div, H:20ps/div, 図7 LN変調器ドライバの出力波形

このLN変調器ドライバでLN変調器と組み合わせて評価したときの光出力波形を図8に示す。消光比13.0dB,マスクマージン29%と良好な特性が得られており、LN変調器ドライバの特性が十分に実用的であることを示すものである。



H: 20ps/div,

図8 LN変調器ドライバとLN変調器を 組み合わせ評価したときの光出力波形

おわりに

10Gbit/s長距離光通信システムへの適用を目的として、バイアス用インダクタを内蔵したLN変調器ドライバを開発した。前段アンプとブースタアンプの2チップ構成にし、プースタアンプに高耐圧ダブルリセス構造PHEMTと分布型アンプの回路構成を採用することにより、11.3Gbit/sの高速動作と6Vppの高出力振幅特性を実現した。ゲート長0.15μmのGaAs PHEMT構造、および分布回路設計の高精度化を行い、チップの小型化を実現することで、パッケージサイズを最小クラスである10.9mm×8.0mm×2.5mmの小型化に成功した。

光通信システムは今後さらに長距離化、高速化へと発展することが期待されている。今回のLN変調器ドライバ開発によって得られた高速化と高出力振幅化の技術を応用することにより、新しい光通信システムに対応できるより高速、高出力振幅のドライバ開発に積極的に取り組む予定である。 ◆◆

■参考文献

1) 木村: 光伝送モジュール用GaAsICセット, 沖テクニカルレビュー190号, Vol.69 No.2, pp.68-71, 2002年4月 2) 小杉: 40Gbit/s光通信用増幅器IC, 沖テクニカルレビュー196号, Vol.70 No.4, pp.84-87, 2003年10月

●筆者紹介

小川康徳:Yasunori Ogawa. オプティカルコンポーネントカン パニー 開発部 光通信IC設計チーム

和泉貴之:Takayuki Izumi. オプティカルコンポーネントカンパ ニー 開発部 デバイスプロセスチーム