

10Gbit/s 表面実装型APDモジュールの開発

奥田 圭二

中村 智広

近年、光通信の高速化、大容量化に伴い、基幹系に加え、メトロコア系やメトロアクセス系においても、10Gbit/s伝送システムが、普及しつつある。これまで、10Gbit/s用の受信側の受光デバイスとして、表面実装型のフォトダイオード（PD）モジュール¹⁾を開発してきた。しかし、伝送距離80kmを超える中・長距離用途においては、送信側の特性改善のみならず、受信側でのより高感度な特性が要求されている。今回は感度特性に優れているアバランシェフォトダイオード（Avalanche Photo Diode：APD）モジュールの開発を行い、最小受信感度-27.5dBmという、中・長距離伝送に十分良好な特性を得ることに成功した。

本報告では今回開発した端面入射型^{2) 3)}の高感度APD素子と、そのAPD素子とプリアンプICを小型パッケージに内蔵したMulti-Source-Agreement（MSA）に準拠した表面実装型のAPDモジュールの設計、特性について述べる。

APD素子構造と設計

図1に今回開発したAPD素子の断面図を示す。光の入射構造については、表面実装のMSAパッケージに適用するために、これまでPDモジュールで用いており、高速動作と光-電気変換効率の良い、端面入射型構造（Side-illuminated Mirror APD：SMAPD）を採用した。端面入射構造のため、素子裏面にはV溝を形成し、端面から入射した信号光をこのV溝で反射させることで、素子上部の受光部にある光吸収層で受光できるようにしたものである。素子寸法は奥行350mm×幅350mm×高さ100mmであり、素子容量低減のために素子表面にp電極（アノード）とn電極（カソード）を配置した電極構造に設計した。

信号光が入射する素子端面には無反射膜、素子裏面のV溝には偏波依存性が生じない条件のSiO₂膜を形成した。光吸収層で吸収しきれなかった一部の透過光は、p電極により反射された後、光吸収層で吸収される。この構造により光吸収層を薄くでき、素子容量を低減できるため、高変換効率と高速動作を同時に満足することができる。

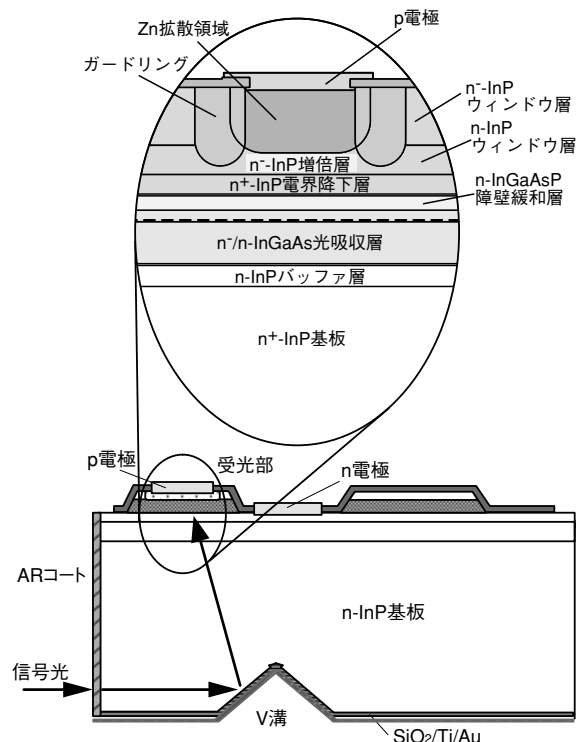


図1 SMAPDチップの断面図

次に、受光感度特性に重要な素子の受光部分の層構造について説明する。n-InP基板上に、n-InPバッファ層、n-/n-InGaAs光吸収層、n-InGaAsP障壁緩和層、n+-InP電界降下層、n-InPウィンドウ層により形成されている。APDとして動作するための増倍層は、p型不純物である亜鉛（Zn）による選択拡散をウィンドウ層の途中で制御することで形成した。APDで問題になるエッジブレイクダウン防止のためのガードリングは、Beのイオン注入と高温熱処理により形成した。拡散により形成される受光径のサイズは、10Gbit/s動作に必要な200fF以下の容量とするため、直径35μmに設計した。

APDは光吸収層で発生したホールが増倍層でイオン化を起し、電流の増倍が生じることにより動作し、高感度特性が得られるものであり、増倍層の設計がAPD特性

を決める重要なパラメータである。増倍層の厚さは電界強度が600kV/cm以上、10Gbit/s動作に十分な周波数帯域がとれるように設計した。増倍層の厚さの制御は、Znの拡散深さで制御しており、光吸収層のキャリア濃度（N）と厚さ（D）の関係であるND積を最適化すること、および拡散条件を最適化することで、制御性を向上させた。

APD素子特性

作製したAPD素子の受光感度、暗電流特性を図2に示す。逆方向電圧（VR）に対して受光感度（光電流）がゆるやかに増倍しており、増倍率が制御しやすいことがわかる。増倍率（Multiplication Factor：M）がM=1の時（VR=15V）の受光感度は0.85A/Wが得られた。暗電流はブレークダウン電圧（VBR）の90%の電圧で定義した場合5nA程度であり、必要な受信感度を得るのに十分小さい値である。

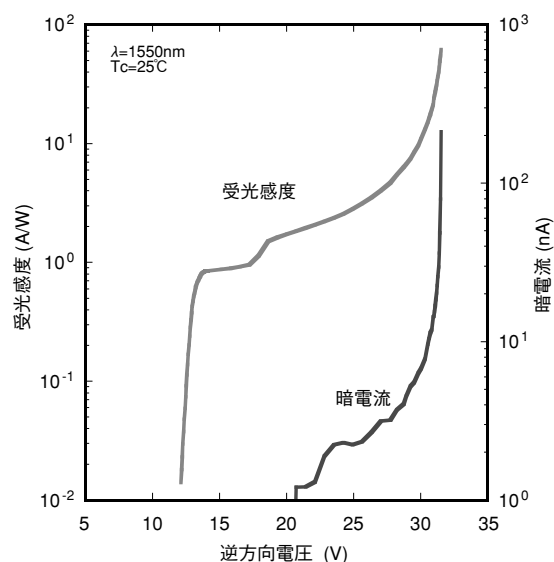


図2 APDチップの電流電圧特性

図3は、APD素子を特性インピーダンス50Ωのマイクロストリップライン基板上に実装して測定した、3dB帯域の増倍率依存性を示す。M=3~8で8GHz、M=10においても7GHzの広帯域な特性が得られており、GB積（利得×帯域幅）としては75GHzが得られている。これらの素子特性は、10Gbit/s伝送モジュールに必要な広帯域、高感度特性を十分満足するものである。

図4は高温通電試験における、90%VBRでの暗電流の通電時間変化を示すものである。試験条件は175℃のN₂雰囲気中にて逆方向電流が100μAで一定になるように電圧を印加しており、試験実施前には初期故障モードを除

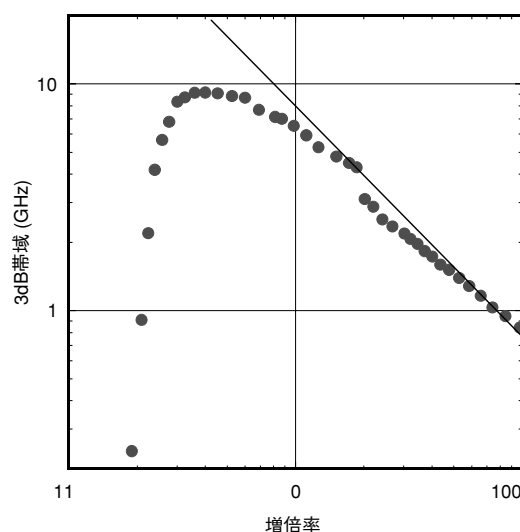


図3 3dB帯域の増倍率依存性

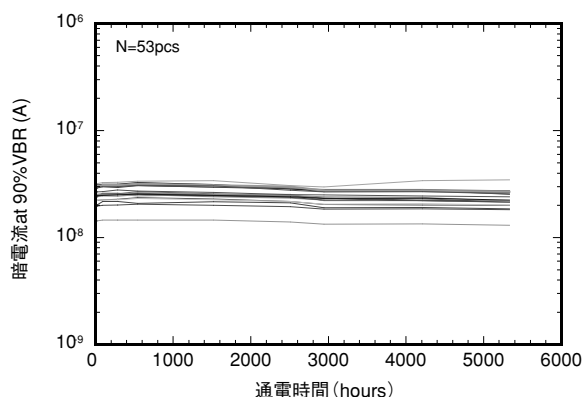


図4 高温通電信頼性試験結果

去するために、スクリーニングを施した素子を使用した。5,000時間以上の長期通電後も暗電流の上昇が見られないことから、実用上問題のない信頼性が得られていることがわかる。

モジュールの構成

今回開発した10Gbit/s表面実装型APDモジュールの外観を次ページ写真1に示す。本モジュールの光学系と部品配置は、これまでに開発してきた10Gbit/s表面実装型Pin-PDモジュール¹⁾と同一とし、同様のアセンブリ技術を採用した。この光学系はSi-V基板を用いることで、今回開発したSMAPDとファイバをパッシブアライメント実装することで、製造が容易なButt-joint結合でも高結合が得られる特長がある。高信頼性のパッケージ構造とするため、Auメタライズコートされた光ファイバとパッケージとをはんだにより封止することで十分な気密が得られる

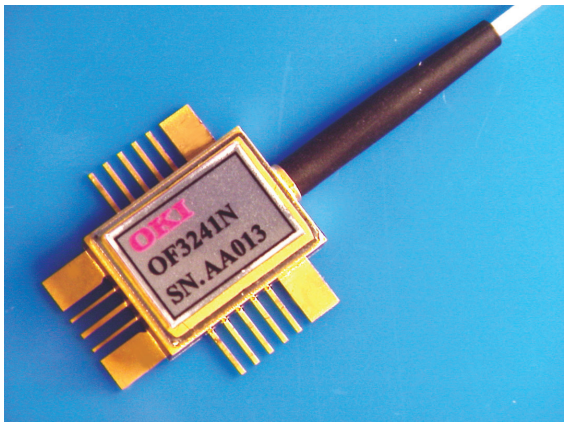


写真1 モジュール外観

ように設計した。

図5にブロックダイアグラムを示すが、低消費電力での動作を実現するため、動作電圧+3.3VのプリアンプICを採用した。モジュールからの出力信号は差動モードのディファレンシャル出力要求に対応するため、パッケージ内部にキャパシタを内蔵し、AC結合設計とした。また、外部より温度制御可能なようにパッケージ内部にサーミスタを搭載した。

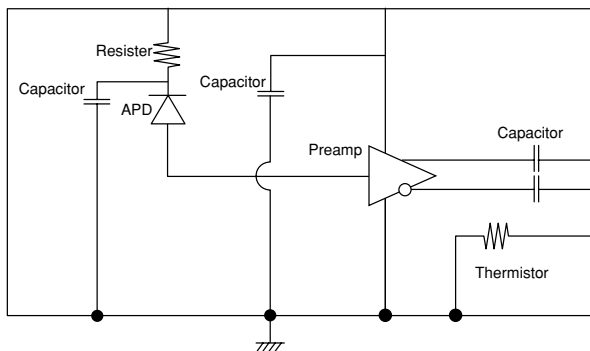


図5 ブロックダイアグラム

APDモジュール特性

図6にモジュールの代表的な周波数応答特性（S21）を示す。10Gbit/s用としては、適用範囲の広い、増倍率M=3~10の範囲で十分な3dB帯域（8GHz以上）特性が得られていることがわかる。図7は10Gbit/s NRZ変調された（PRBS=2³¹-1）信号光を入力した場合の出力信号波形（M=9）を示す。入力光電力-25dBm（図7a）から-5dBm（図7b）までクロスポイントの変化が小さく、良好なアイ開口が得られている。

図8は-20℃、25℃、85℃でのビットエラーレート

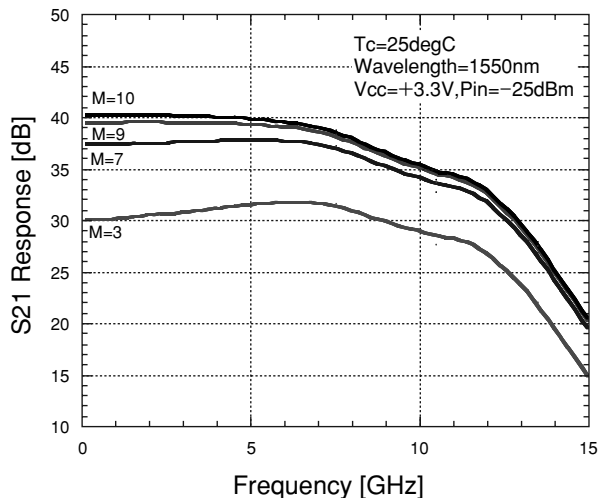
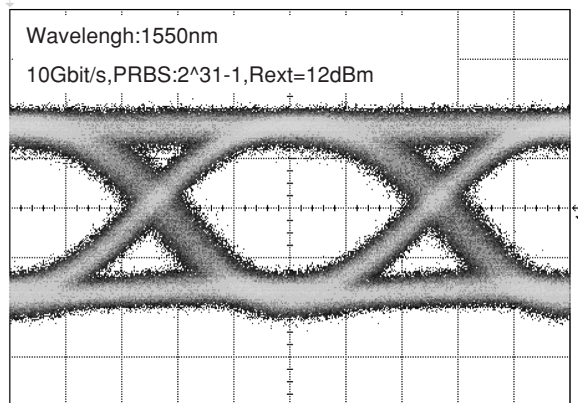
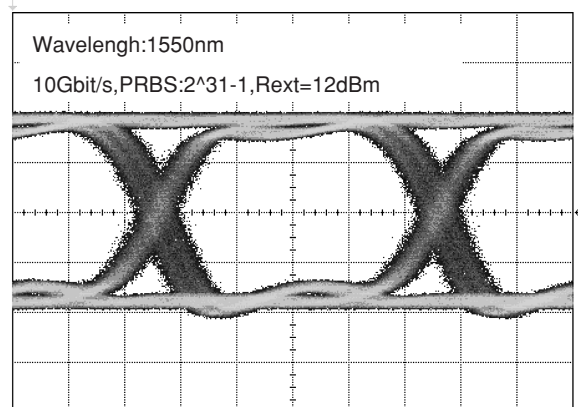


図6 周波数特性



a)入力光電力-25dBm,M=9,V:10mV/div,H:20ps/div



b)入力光電力-5dBm,M=9,V:20mV/div,H:20ps/div

図7 モジュール出力信号波形

（Bit Error Rate : BER）の受信電力依存性を示したものである。測定条件としては、使用した光源の波長は1.55 μm,

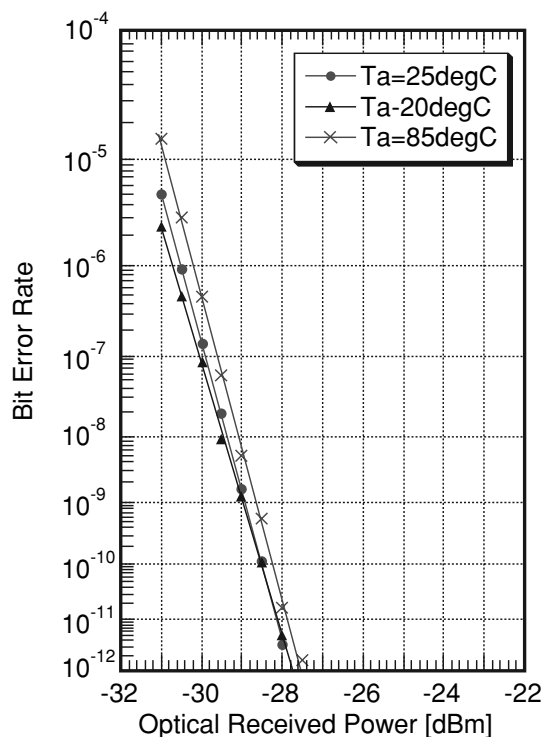


図8 BER vs. 受信電力の温度依存性

消光比は12dBである。この結果から $BER=10^{-12}$ 、 $M=M_{opt}$ （最適値： M_{opt} ）での最小受信感度は25℃の場合、 -27.5dBm という高感度特性が得られていることがわかる。周囲温度 $-20\sim 85^\circ\text{C}$ の範囲での最小受信感度の変動は0.2dBと十分に小さく、 $-20\sim 85^\circ\text{C}$ の広い温度範囲で安定して使用できることを確認した。一方、最大受信電力レベルの方は -3dBm 以上が得られており、受信レベルのダイナミックレンジとして24.5dB以上と非常に広く、実用上十分余裕のある特性が得られた。

図9はBERと受信電力のビットレート依存性を示したものであり、基準となるSONET標準規格の9.95328 Gbit/s (Std. 10G) から12.5Gbit/sまでの測定結果である。12.5Gbit/sにおいても、最小受信感度として -26.5dBm が得られており、誤り訂正符号の付加などによる、より高ビットレートのシステムに関しても十分に対応可能な受信感度特性を有しているAPDモジュールであることがわかる。

まとめ

APDモジュールに用いた端面入射型のSMAPD素子の構造・設計、およびSMAPD素子をSi-Vを用いたバッシブアライメントで搭載した表面実装モジュールの設計、特性について述べた。SMAPD素子は増倍層を含む受光部分

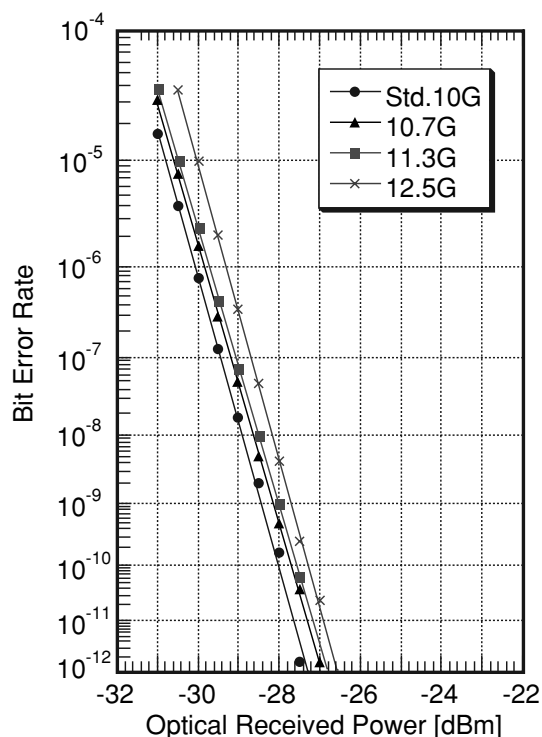


図9 BER vs. 受信電力のビットレート依存性

の構造の最適化、拡散による厚さ制御により、要求性能を満たす特性を得ることに成功した。また、10Gbit/s中・長距離光伝送用の高感度特性を有するAPDモジュールの開発に成功し、最小受信感度 -27.5dBm 、ダイナミックレンジ24.5dB以上という良好な受信性能を達成した。◆◆

参考文献

- 1) 富本忠利：“端面入射型PIN-PDを用いた10Gbit/s表面実装型モジュールの開発”，沖テクニカルレビュー196号，Vol.70 No.4，pp.100-103，2003年10月
- 2) 加藤昌伸，古川量三：“半導体受光素子及びその製造方法”，特開2000-183390
- 3) 加藤昌伸，古川量三，寺嶋宗弘，高野紘：“平面実装光モジュール用鏡面反射型フォトダイオード”，電子情報通信学会論文誌，Vol.J83-C No.3，2000年

● 筆者紹介

奥田圭二：Keiji Okuda. オプティカルコンポーネントカンパニー 開発部 PDモジュール設計チーム
 中村智広：Tomohiro Nakamura. オプティカルコンポーネントカンパニー 開発部 PDデバイス設計チーム