



車載システムLSI商品の紹介

中村 恭太郎

1970年代半ば頃、自動車の排ガス規制が制定され、これを受けてエンジンのエレクトロニクス制御が採用されはじめた。これをきっかけに、今日では、これまで力学的なメカニズムにより駆動されてきた装置がエレクトロニクス化され、より高機能・高精度なLSIが必要になっている¹⁾。

沖電気は、ほぼ同時期の1978年よりパワートレイン系システムLSIとしてオリジナル16ビットCPUコアを搭載した66Kシリーズを手掛けてきたが、近年の高度な制御を実現するため、32ビットコアへ移行する際に、CPUコアとしてデファクトスタンダードであるARMコアを採用した。2003年には軽自動車のFi制御（エンジン制御）/AT制御（トランスミッション制御）のECU（Electronic Control Unit）、および中・小型車のAT制御ECUへARMコアを搭載したシステムLSIが採用され、量産されている。本稿では、当社のARMコア搭載の車載システムLSIのうち、上述のようなFi制御/AT制御などのパワートレイン系ECU向けLSIについて紹介するとともに、当社の今後の車載システムLSIビジネスを展望する。

パワートレイン系LSIへの主な要求事項

高度化が進むパワートレイン系システムLSIに要求される主な事項²⁾を表1に示す。

車載向けで要求される事項として特徴的な、高温動作での10年以上の保証と5Vインタフェース対応はエレクトロニクス化が始まってから変わりはない。フラッシュ・メモリは、現在では当然のごとく搭載している。

最近の大きな変化としては、ECUをエンジンルーム内に実装する車種が増加し125℃での動作を保証すること、部品点数増加によるECUサイズの抑制のために小型なBGA（Ball Grid Array）パッケージによる実装での提供である。

また、車種のモデルチェンジごとにECUへの要求仕様が高度化し、フラッシュ・メモリ容量、処理速度などの性能は進化の一途を辿っており、各モデルの仕様が満足できるシステムLSIを実現・提供していかなければならない。

表1 パワートレイン系LSIへの主な要求事項

No.	要求事項	要求の背景・理由	具体的対応事項
①	厳しい動作環境への対応	・ケーブル削減、小型車ブーム →エンジンルーム内実装	・125℃動作 ・10年以上の保証
②	高速・高性能化	・ソフトによる差別化 ・さらなる規制 →リアルタイム処理	・高性能ARMコアの展開 ・コプロセッサ(FPU)の搭載 ・メモリアクセスの高速化
③	フラッシュ・メモリの搭載	・リコール費用負担の抑制/法的義務(北米) ・差別化、規制追加によるプログラム増加	・フラッシュ・メモリ混載 ・メモリ容量の大容量化
④	車載ネットワーク (デファクトによる高信頼性確保)	・ユニットの「分散制御方式」への移行	・CANの搭載
⑤	5Vインタフェース	・各種センサのダイナミックレンジの確保 ・対ノイズ信頼性	・5V耐圧のプロセス
⑥	実装の小型化・互換性	・ユニット上の部品点数の増加 ・LSIの容易なアップバージョンの置き換え	・BGAパッケージ ・ピンコンパチ

パワートレイン系LSIのロードマップ

当社のパワートレイン系システムLSIのロードマップを
図1に、各LSIの主な仕様を表2に示す。

表1に示した要求事項に対して、各商品の詳細な対応を

以降に示す。

●ML67Q2001の概要

高度な制御を実現するため32ビットARMコア
“ARM7TDMI™*1)”をパワートレイン系として初搭載し、

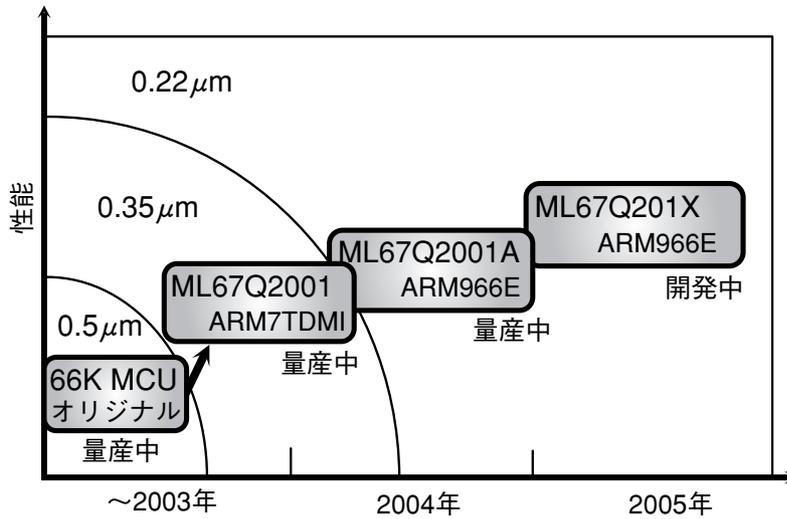


図1 パワートレイン系システムLSIのロードマップ

表2 仕様一覧

項目	ML67Q2001	ML67Q2001A	ML67Q201X
動作周波数(CPU/周辺)	40/40MHz	60/30MHz	
電源電圧	3.3/5V		
レギュレータ	無し	有り(3.3V→2.5V)	
CPU	ARM7TDMI	ARM966E-S	
FPU	未搭載	VFP9 (倍精度)	
Flash ROM容量	512KB		1MB
データRAM容量	32KB		40KB
入出力ポート(5V I/F)	129本		
通信回路	CAN : 2ch		
キャプチャタイマ	10ch		
コンペアタイマ	16ch		
オートリロードタイマ	8ch		
PWM	14ch		
シリアルポート	5ch		5ch(FIFO付き1ch)
A/Dコンバータ(5V I/F)	12ch×3	16ch×2, 4ch×1	
Flash ROMエミュレーション / オーバレイRAM容量	無し	有り / 8KB	有り / 16KB
PKG	240QFP	240QFP 304BGA	

*1)ARM7TDMIはARM Ltd.の登録商標です。

0.35 μmフラッシュ混載プロセスで開発した。512KBのフラッシュ・メモリを内蔵し、動作周波数は40MHzである。

また、ARMコアへの移行を機に、車載ネットワークへの対応として、CAN (Controller Area Network) を2ch内蔵した。

●ML67Q2001Aの概要

さらなる高速・高性能への対応として、0.22 μmフラッシュ混載プロセスでML67Q2001Aを開発した。動作周波数は60MHzである。タイマなどの周辺機能は、システムやソフトの継承性を考慮し、ML67Q2001から継承して組み込んでいる。

フラッシュ・メモリの容量は、比較的増加が緩やかなAT制御や軽自動車向けFi/AT制御のECUを主なターゲットとしているので、ML67Q2001と同容量の512KBである。

ML67Q2001Aでの主な施策は、

- ① より高速・高性能なARMコアへの切替
- ② コプロセッサの浮動小数点演算コアの搭載
- ③ フラッシュ・メモリの高速化
- ④ 125℃環境によるトランジスタ・リーク低減である。

① ARMコアはARM966E-S^{TM*2)}を採用し、さらに② 倍精度の浮動小数点演算が可能なVFP9^{TM*3)}を内蔵することで、ARM7TDMITMと比較し、1MHzあたりの処理性能を約1.4倍に向上させた。

③ 微細化によりフラッシュ・メモリを高速化し、かつ高温動作でもより高信頼性を確保する構造/ウェハプロセスを実現した。

④ エンジンルーム内実装をターゲットとし、125℃環境での動作保証のために、ウェハプロセスの信頼性確保以外に最も考慮した要求事項は、

(④-1) エンジンをつけたときのバッテリー消費を抑えるために、LSIのスタティックな消費電流“数百μA以下”の実現

(④-2) 各センサからの電圧を高精度にするために、ADコンバータのアナログ入力のリーク電流“数百nA”の実現である。

(④-1) に対しては、データRAMとクロック/リセットなどLSI内のシステム制御系のロジック部のみの電圧をバックアップし、その他のロジック部/フラッシュ・メモリ部の電圧を0Vにパワーダウンするように電源分離をした。これにより、必要最低限のトランジスタのオフ

リークのみとなり、スタティックな消費電流の低減を高温時にも実現させた。

(④-2) に対しては、今までのノウハウ・データからESD (Electro Static Discharge:静電気放電) 耐圧を満足する保護回路のトランジスタのディメンジョンを最適化することによって実現させた。

このほかの施策として

- ⑤ レギュレータの内蔵
 - ⑥ フラッシュ・メモリのROMエミュレーション機能の追加
- があり、ECU上の部品点数の抑制やデバッグTATの短縮の要求へ対応した。

⑤ は、内部のロジックの動作電圧は微細化に伴い2.5V系になり、3.3V→2.5Vに降圧するレギュレータを内蔵することで、外部からの電源インタフェースの種類を増やさず実現した。

⑥ は、フラッシュ・メモリ上のデータテーブルの書き換えをせず、RAMをオーバーレイさせることにより、デバッグI/FからリアルタイムにオーバーレイRAMを書き換えてデータのキャリブレーションを実行する。キャリブレーション後、その最適値なデータをフラッシュ・メモリに書き込むことで、デバッグのTATの短縮化を図れるようになる。このキャリブレーション機能は、米国AIEC社開発のARM966E-STMをコアとしたプラットフォームAIEC9^{TM*4)}を搭載することにより実現している。

以上のように、さらなる高速・高性能化をエンジンルーム内での厳しい環境にも動作保証をしつつ、かつ電源仕様の継承、ソフト・デバッグの短TAT化が可能なように対応している。

●ML67Q201Xの概要

ウェハプロセスとARMコアなどのブロック構成はML67Q2001Aと同一ではあるが、次期パワートレイン系LSIとして、以下2点を実現するために、現在開発中である。

- ① 処理のさらなる高速化
- ② ECU要求仕様の追加に耐えうるFlash/RAM容量の増加

① 処理時間に関しては、分岐やROMテーブル参照でアドレスが非連続時になることが発生した場合のパフォーマンス向上を図るため、非同期型であったフラッシュ・メモリを同期型にしてARMコアとのインタフェースを最適化し、処理の高速化を実現した。

この実現により、処理サイクル数が約75%に低減する

*2)ARM966E-SはARM Ltd.の商標です。 *3)VFP9はARM Ltd.の商標です。 *4)AIEC9はAutomotive Integrated Electronics Corporation (AIEC)の商標です。

ことが実測でも確認されている。

② 車種のモデルが進むにあたり、ECUへの要求仕様は追加され年々厳しくなっている。この仕様の追加により、プログラム増大・プログラム資源としてのデータRAMの増大が必要である。次機種として、Flashメモリの容量をML67Q2001Aの2倍に増強し、データRAM容量も増強した。

以上により、今後予想される仕様の高性能化に耐えうるパワートレイン系LSIをラインナップとして品揃えしてゆく。

今後の展開

上述のようにパワートレイン系LSIとして求められる性能・機能をARMコアの搭載をメインとして、大容量フラッシュ・メモリの搭載およびフラッシュ・メモリとARMコアとのインタフェースを最適化することなどにより実現してきた。

ARMコアは、パワートレイン以外の車載システムLSIとして、ETC (Electronic Toll Collection System) 向けLSI、およびVICS (Vehicle Information and Communication System) 内蔵カーナビ向けLSIにも搭載しており、またこのようなETC、VICSなどの車載向けの情報通信技術も近年手掛けている。

今後、沖電気は、パワートレイン系という車両を制御するLSIのみならず、人と道路と車両を情報通信技術でネットワークする、今後最も市場の拡大が期待できるITS (Intelligent Transport Systems) 向けLSIの開発に注力していく。

ITS分野の車載商品は、車載の性格上、人命に係わる安全性は当然ながら、情報に対する安全性が要求される。すなわち桁違いの品質<Quality>が要求される。本稿でも紹介してきたパワートレイン系LSIを中心に25年以上の車載ビジネスを継続してきた中で培った開発技術力やノウハウにより、お客様に信頼される品質の作りこみをITS向けLSIの開発に展開していく所存である。 ◆◆

参考文献

- 1) 佐藤道夫, 西野信, 他: 「クルマ」という名の組み込みシステム Part2, デザインウェブマガジン 7, pp.27-68, 2004年
- 2) 砂塚慎: 高度化する自動車に向けたSoCソリューション 沖の車載ARMシステムLSI, 沖テクニカルレビュー196号, VOL.70 No.4, pp.26-31, 2003年10月

筆者紹介

中村恭太郎: Kyotaro Nakamura. シリコンソリューションカンパニー デザイン本部 車載SoC設計部