

映像ノイズ除去LSI NR-FIFOシリーズの開発

中野 孝経

液晶TV、プラズマディスプレイなどのAV機器の高画質化要求に応えるため、映像信号のノイズリダクション回路と映像データ格納用メモリをDRAM-LOGIC混載プロセスを使用し1チップ化することで、ノイズ除去性能に優れかつ低コストな映像ノイズ除去LSI NR-FIFO（ノイズリダクション-FIFO）シリーズを開発した。ML87V2104はノイズリダクション機能の他に倍速変換機能を有し、ML87V2013はI/P変換機能を有すLSIである。

NR-FIFOシリーズ開発の目的

近年、TVやフラットパネルディスプレイの普及とともに大画面化が迅速に進んでいる。これにより、今まで小さな画面ではあまり気にならなかった映像信号のノイズの影響が目立つようになり、高画質化のためにはノイズ除去技術が必要不可欠になりつつある。

従来、ノイズリダクション機能は、外付けのメモリを使って構成されていたため、コスト増の要因となっていた。そこで、映像の高画質化と低コスト化を実現するために、ノイズリダクション機能とメモリを1チップ化した本LSIを開発した。

FIFO^{*1)}は、フィールドメモリ、フレームメモリ等と呼ばれ、映像関連機器の中で、映像処理用のデータスタックメモリとして用いられている。これはFIFOが汎用DRAMに比べメモリ制御が容易なためである。NR-FIFOシリーズでは、このメモリ制御の容易性に着目し、映像データ格納用のメモリとしてFIFOを採用することにした。

また、NR-FIFOでは、アプリケーションに最適な機能、構成を持った混載用FIFOマクロを搭載することにより、倍速変換やインターレース・プログレッシブ変換（I/P変換）といったさらなる高画質化機能をも併せ持つことを実現した。

今回開発したNR-FIFOにより、ユーザは現在のシステム内に大幅な変更を加えることなく映像信号ライン上にNR-FIFOを挿入するだけで、ノイズが除去された映像信号を得ることが可能となる。

ノイズリダクション機能

まず、ML87V2104、ML87V2103に搭載されているノイズリダクション機能について説明する。

映像ノイズには、TV画面で多く見られるゴーストやMPEG等のデータ圧縮伸長処理の際に発生するブロックノイズ等、数多くの種類のノイズが存在する。NR-FIFOが処理の対象としたノイズは、主に弱電界圏や電波状態の悪い地域で発生するランダムノイズである。このランダムノイズを低減させるために、今回開発したML87V2104、ML87V2103では、フィールド巡回ノイズ減算型3次元ノイズリダクション方式を採用した。これは、連続した2枚の映像（現入力フィールドデータと1フィールド前のデータ）の差分値をもとにノイズの量を推定し、これを現入力フィールドデータから減算する事により、ノイズを低減した映像を得る方式である。

このような2次元の映像データを現在、過去といった時間軸で取り扱う方式を、3次元ノイズリダクションと呼ぶ。これを実現するためには、現フィールドデータを保存しながら、過去フィールドデータを読み出す必要があるが、非同期動作可能なリード、ライトの2ポートを持つFIFOマクロを使うことで容易に実現可能となる。図1にノイズリダクション部の構成を示す。

ノイズリダクションの性能は、フィールド間の差分値から純粋なノイズ成分を抽出できるかに依存する。たとえば、静止画入力を考えた場合、2枚の映像における同位置の差分値は、その全てがノイズ成分であるとみなす事

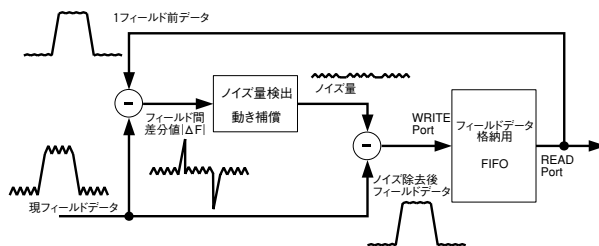


図1 ノイズリダクション部構成

*1) First-In First-Outの略。書き込みデータを書き込まれた順に読み出しを行う機能のこと。フィールドメモリなどに搭載された基本機能であることから、これらのメモリをFIFOと呼ぶ。

ができる。しかし、飛び越し走査であるインターレース信号を入力とするため、連続した2つのフィールドデータは偶数ラインフィールドと奇数ラインフィールドといった異なる構成となる。このため、フィールド巡回方式の場合、比較する映像の位置にはラインのズレが生じ、この成分がフィールド間の差分値に含まれる事になる。また、動画が入力された場合には、映像の「動き」による成分が、フィールド間の差分値に含まれる。このため、差分値から「動き」と「ノイズ」の切り分けが必要となる。NR-FIFOシリーズでは、このフィールド間の差分値からノイズ量を推定するために、以下の手法を用いた。

1. ノイズ量検出用フィルタの挿入
2. 隣接水平画素データによる動き予測の実施

図2は、ノイズ量検出フィルタによるノイズ量の検出方法を表している。複数のパラメータによりノイズ検出領域を設定し、その領域を形成する辺をノイズ検出の関数として用いることで、フィールド間差分値からノイズ検出量を一意に決定することができる。また、パラメータの設定値を変えることにより、ノイズ検出量を調整することが可能である。このフィルタにより、フィールド間差分値が小さい場合は「ノイズ」、差分値が大きい場合は「動き」の切り分けを実施している。

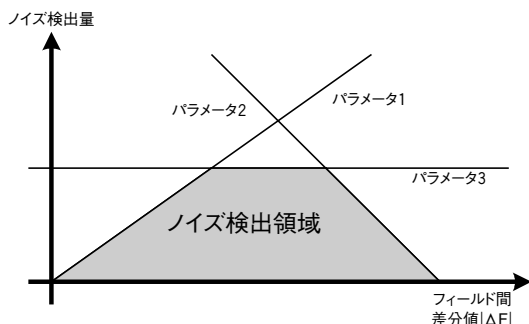


図2 ノイズ量検出フィルタ

さらに、隣接水平画素データを用いた動き予測の機能により、映像に「動き」があると予測された場合に、現フィールドデータ入力に対し動き補償をかけることによりノイズ成分誤検出の影響の低減を図っている。

ノイズリダクション効果

映像信号入力のレベルを減衰させることで、ランダムノイズを乗せた映像信号を作り出し、これをNR-FIFOへ入力し、ノイズリダクション効果の評価を実施した。

評価の結果、画面上の細かな動きに見えるランダムノイズのレベルを約1/3にすることができ、S/N比で10dB

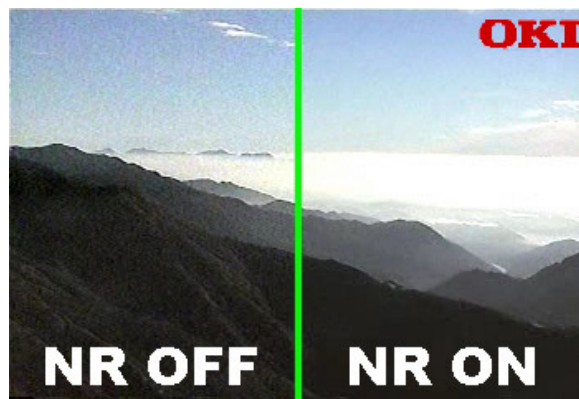


写真1 ノイズリダクション効果

程度の改善効果を得られることを確認した。写真1はノイズリダクションの効果を示すもので、画面左半分がノイズリダクションなし、右半分がノイズリダクションありの映像である。

高機能、低コスト化

NR-FIFOは、ノイズリダクション機能の他にML87V2104の倍速変換、ML87V2103のI/P変換といった高画質化機能を低コストにて実現した。以下、両LSIの開発事例をもとに高機能、低コスト化について説明する。

ML87V2104ではノイズリダクション機能の他に倍速変換機能を有することで、テレビジョン放送の2方式(NTSC, PAL)¹⁾での映像信号の高画質化に対応可能とした。表1にML87V2104の仕様概要を示す。

倍速変換とは、欧州圏で主に採用されているPAL方式などの低いフレームレートに起因し発生する画面のちらつき(フリッカ)を押さえる技術である。

表1 ML87V2104仕様概要

電源電圧	3.3V±0.3V
内蔵メモリ	4.4Mb (960×288×16bit)×1
入力最大動作周波数 (非多重化/多重化)	18MHz/36MHz
入力映像信号	525/60Hz 2:1 625/50Hz 2:1
入力フォーマット	16bit YCbCr 4:2:2 8bit YCbCr 4:2:2 ITU-R BT.656
ノイズリダクション機能	フィールド巡回ノイズ減算型3D-NR
出力最大動作周波数 (等倍/倍速変換)	18MHz/36MHz
出力映像信号	525/60Hz 2:1 525/120Hz 2:1 625/50Hz 2:1 625/100Hz 2:1
出力フォーマット	16bit YCbCr 4:2:2
パッケージ	100PIN QFP

これらの機能は、ライトポートとリードポートが独立、非同期動作が可能な2ポートのFIFOマクロを用いることにより実現できる。まず、ノイズリダクションのフィールド巡回部分を構成するために、FIFOマクロが1個必要である。倍速変換を行うためには、ノイズリダクション部FIFOマクロのリード動作周波数の倍で読み出し動作をさせなければならないため、FIFOマクロがさらに1個必要となる。そして、これらをカスケード接続することにより、ノイズリダクションと倍速変換の両機能が同時に実現可能となる（図3）。

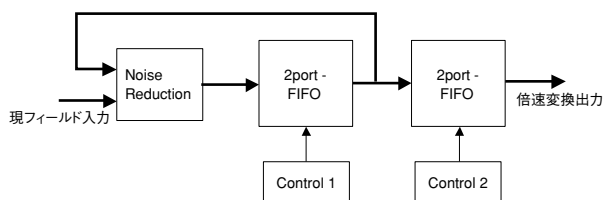


図3 従来技術による構成例（1）

しかし、2ポートのFIFOマクロを2個搭載すると、チップサイズが増大する。これを避けるため、2ポートFIFOマクロに、非同期動作可能なリードポートをさらに1個追加した3ポートFIFOマクロを開発し、ML87V2104に搭載することにした。3ポートFIFOマクロではリードレジスタや制御回路の増加に伴い、2ポートFIFOマクロより面積が増加するが、チップ全体で見た場合、2ポートFIFOマクロを2個使うことに比べ、同じ性能を実現しながら、チップ面積を58.9%に縮小することができる。

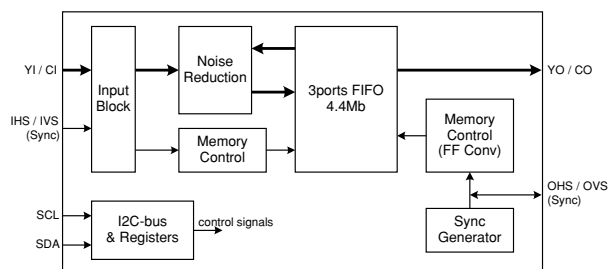


図4 ML87V2104ブロック図

ML87V2104では、この3ポートFIFOマクロを搭載することにより、ノイズリダクションと倍速変換機能を実現した低コストな1チップLSIを開発することに成功した。図4は、今回開発したML87V2104のブロック図である。

次に、ML87V2103の高機能、低コスト化について説明する。ML87V2103はノイズリダクション機能の他に、フラットパネルディスプレイ等への出力を可能にするた

表2 ML87V2103仕様概要

電源電圧	3.3V±0.3V
内蔵メモリ	3.9Mb (768×320×16bit) × 1
入力最大動作周波数 (非多重化/多重化)	14.75MHz/29.5MHz
入力映像信号	525/60Hz 2:1 625/50Hz 2:1
入力フォーマット	16bit YCbCr 4:2:2 8bit YCbCr 4:2:2 ITU-R BT.656
ノイズリダクション機能	フィールド巡回ノイズ減算型3D-NR
出力最大動作周波数 (等倍/IP変換)	14.75MHz/29.5MHz
出力映像信号	525/60Hz 2:1 525/60Hz 1:1 525/120Hz 2:1 625/50Hz 2:1 625/50Hz 1:1 625/100Hz 2:1
出力フォーマット	16bit YCbCr 4:2:2
パッケージ	100PIN QFP

め、I/P変換機能を併せ持ったLSIである。表2にML87V2103の仕様概要を示す。

I/P変換とは、1本ずつ飛び越し走査されたインターレース信号から、飛び越し走査された部分のラインデータを作り出し、順次走査（プログレッシブ）信号に変換する技術のことである。ML87V2103では4ラインデータを用いて、映像の相関の有無の判定を行う。さらにI/P変換機能を高画質なものにするために、過去フィールドの1ラインデータを用いて、現フィールド上に存在しないラインデータを作り出している。これらを既存のメモリマクロを使用して構成した場合、図5に示すようにノイズリダクションの巡回部に、2ポートFIFOマクロが1個、過去フィールドデータ格納用に2ポートFIFOマクロが1個、さらに連続4ラインデータを同時に読み出すために、4個のラインメモリマクロが必要となる。

図5のように、FIFOマクロ、ラインメモリマクロで実現するとチップサイズの増加および消費電流の増加となる。そこで、ノイズリダクション巡回部を形成するリード、ライトの2ポートの他に、同時読み出しが可能なポート5個を設けた7ポートFIFOマクロの開発を行った。この新設

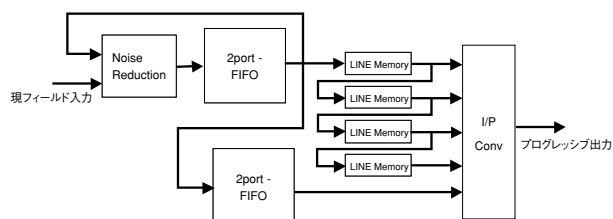


図5 従来技術による構成例（2）

の5ポートの内4ポートは連続4ラインデータの読み出しを可能にするもので、残りの1ポートは過去フィールドデータを読み出すためポートである。さらに、過去フィールドデータの読み出しのために、内部転送という特殊機能をもたせた。これは現フィールドデータをFIFO内部に格納する前に、同一アドレスに今まで格納されていた過去のフィールドデータをスタック領域に転送するという機能である。これらの機能により、従来技術では2個のFIFOマクロと4個のラインメモリマクロが必要であったものを1個のマクロで実現した。ML87V2103は、この7ポートFIFOマクロを搭載することにより、ノイズリダクションとI/P変換機能を併せ持つことに成功した。また既存のFIFOおよびラインメモリマクロを使用した場合に比べ、チップ面積を56.7%に抑えられ、低コスト化を実現することができた。図6にML87V2103のブロック図を示す。また写真2はML87V2103のチップ写真である。

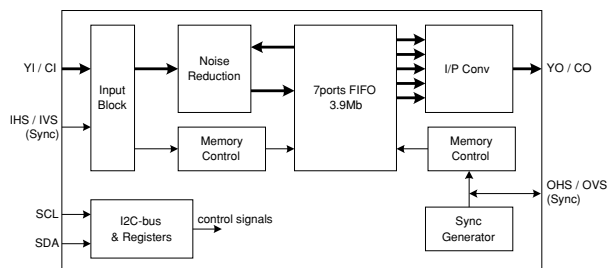


図6 ML87V2103ブロック図

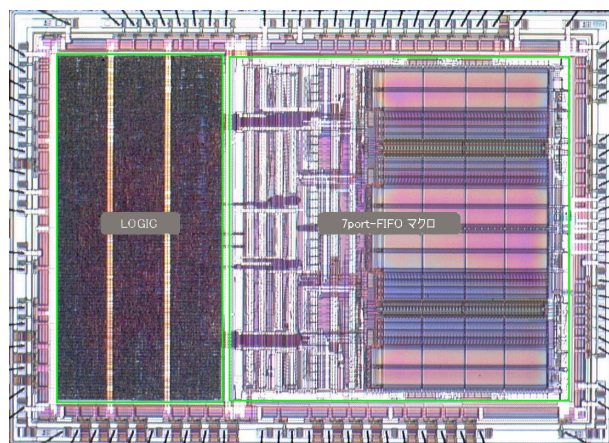


写真2 ML87V2103チップ写真

以上説明したように、NR-FIFOシリーズを開発するにあたって、FIFOマクロをチップサイズ、消費電力を押さえながら、市場が要求する機能、性能を容易に実現可能な形にカスタマイズした。これをロジックと組み合わせ

ることで、高付加価値な商品を創出することができた。さらに、今回開発したノイズリダクション機能により、映像の「ノイズ」と「動き」の切り分けが可能になり、映像信号のランダムノイズを大画面上においても目立たないレベルにまで低減することが実現できた。これらの技術により、AV機器市場の高画質化、低コスト化要求に応えた商品を実現することができた。

あ と が き

DRAM-LOGIC混載プロセスとFIFOマクロのカスタマイズ技術を用いることにより、ノイズ除去性能に優れかつ低コストな映像ノイズ除去LSI NR-FIFOを開発した。

今後、プロセス技術の向上による微細化、高画質化アルゴリズムの開発およびアルゴリズムに最適なFIFOマクロの開発を行い、さらなる高画質、高機能そして低コスト化を追求した新たなNR-FIFOを開発し、NR-FIFOシリーズのラインナップを充実させていく予定である。



参考文献

- 1) トランジスタ技術SPECIAL, CQ出版社, No.52, 2001年

● 筆者紹介

中野孝経 : Takamichi Nakano. シリコンソリューションカンパニー デザイン本部 メモリ設計部 ASM第三チーム