

SPA特集

システムLSI開発の課題と対応 —SPAの意義と戦略—

Approaches for system LSIs — Meaning of SPA and its strategy —

向井久和
Hisakazu Mukai

要 旨

システムLSIが普及し社会ニーズに応える鍵は、顧客対応の設計工数の大幅圧縮と短い開発期間の実現である。沖電気はSPAと称するLSIプラットフォームを階層的に構築し、顧客に高度な専門知識を含むソリューションを提供している。

拡大する応用分野の要請である異種技術の混載にも対応し、特にアナログ・デジタル混載LSI、さらにRF回路まで混載した1チップLSIの実現に注力している。鍵となる低エネルギー化のためにはSOI技術の確立に邁進している。

1. ま え が き

時代の進展とシステムLSIの役割

情報化社会の進展の基盤をなす電子インフラストラクチャはシリコンテクノロジーの進歩・発展と共に大きく成長し、これにより情報化社会は急速に高度化しつつある。

20世紀の後半に入って出現した集積回路は大型コンピュータの発達を促し、情報化時代が始まった。集積回路がLSIに発展し、マイクロプロセッサ、DRAMの著しい進歩と共にパソコンの発展・普及が進み、社会に大きなインパクトを与えると共にIT産業界に大変革をもたらした。¹⁾ この時代のLSIの進歩はまさにこの2つの汎用LSIの展開に象徴される。

コンピュータと通信の結合が予測されている中でインターネットの爆発的展開や携帯電話とインターネットの結合が進み、ネットワーク時代そしてパーソナル

時代に入りつつある。また、家電製品のデジタル化が進み、コンピュータ・通信・コンシューマが融合するマルチメディア化の展開も進み出した。

高度情報化時代の進展はその基になる上記のような電子インフラストラクチャの発展が鍵を握っており、LSIに対しては、より高度な各種専門知識を融合してチップ上にシステムを構築することが要求される。特に、無線携帯機をはじめマルチメディア機器がパーソナルに普及するためには、その機能を実現する性能とともに経済性が強く要求され、また低電力が重要な因子となる。すなわち、高性能で高機能なシステムLSIが低電力でしかも然るべき経済性を備えて実現されることが、高度情報化進展のための必須な条件となる。¹⁾

このように、システムLSIの今後の展開に対する期待は大きいですが、それに応えるためには大きな課題を乗り越える必要がある。その一つは、システムをチップの上に構築するために必要な膨大な設計工数をいかに圧縮し、実用的な開発期間と開発コストで実現するかである。

また、システムLSIではチップ上に多くの機能を搭載してユーザーに最適ソリューションを提供することを狙いとするので、その応用分野が拡大するにつれて異なるデバイスの混載、すなわちロジックとDRAMあ



向井久和

シリコンソリューションカンパニー
理事技監

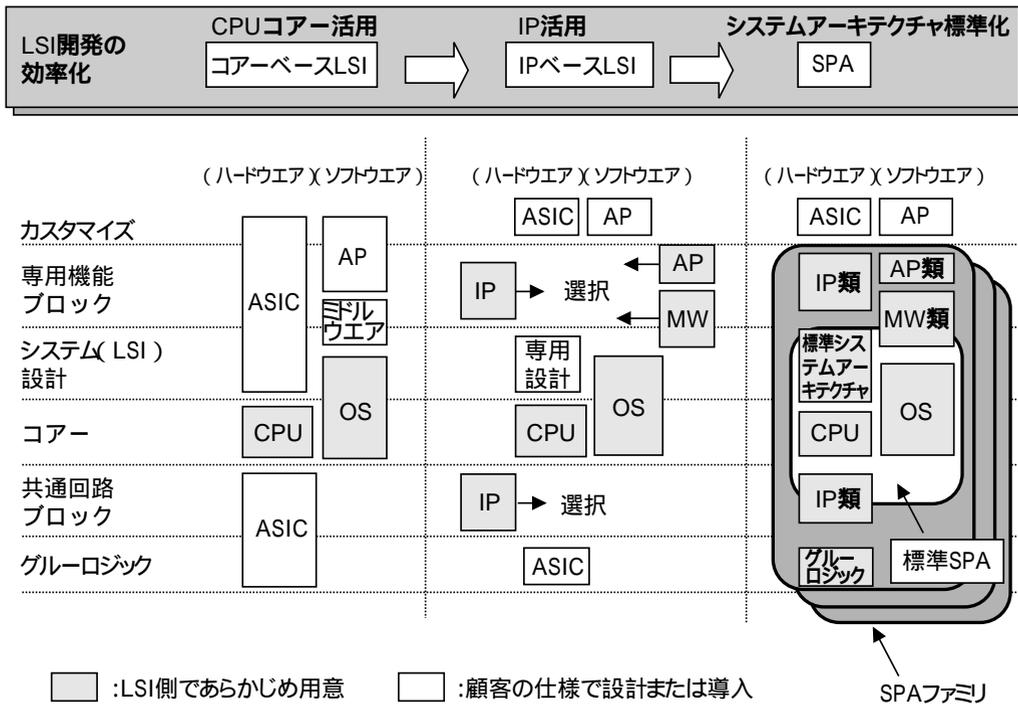


図1 システムLSI開発コンセプトの進化
 Fig. 1 Change of concept in providing a solution with system LSI s

るいはフラッシュメモリとの混載、また、まったく異なる回路技術の混載、すなわち、アナログとデジタルの混載が要求されるようになり、そのための技術やその使い方の確立が必要となる。

これらシステムLSIについては、集積度の増大や高性能化に伴う消費電力の増大を阻止する必要があり、また、携帯用途のためには保持電流を含む積極的低電力化が重要指標の一つとなる。

本編では、上記システムLSIの課題への対応で、沖が特徴を発揮して挑戦している分野を中心に技術動向を述べることとする。

2. システムLSIの開発コンセプト

IPの活用とSilicon Platform Architecture

微細加工技術の進歩によりLSIの集積度は継続的かつ急速にMooreの法則に沿って増大している。チップ上に搭載される機能も当初の単純な論理ゲートから汎用機能ブロック(マイクロプロセッサ、メモリ)、高度なアプリケーション対応機能ブロック、機能ブロックを複合化したシステムへと著しく高度化してきた。設計技術も階層化され、EDAツールによりトップダウン設

計を行う効率的設計技術が追求されている。

しかしながら、集積度の増大による設計困難度の急増に対して設計ツールの改善の度合いは大幅に不足している。SIAロードマップの説明によれば、前者が年率58%の増加であり後者は21%で増加すると予想されている。このギャップを埋めるために設計資産IP(Intellectual Property)の再利用による設計の効率化が叫ばれるようになった。多くのIPベンダーが活躍するようになり、IP流通のための仕組み造りもコンソーシアム等により進められている。そこではIPのフォーマットの標準化、評価検証等難しい課題も多い。フィジカル設計まで含むハードIPでは、これを適用するメーカーのLSI製造プロセスへの適合性がチェックされる必要があり、メーカー間の流通は難しい。こうした問題はあがあるが、これからは、使用頻度の高いIP類、たとえば、標準的CPU、標準化された信号処理用IP、機器間接続の標準インタフェース処理のIP等、を揃えておかないと顧客のニーズに応えられなくなる。LSI事業において各種IP利用の可能性が事業展開の大きな鍵となると考えられている。

システムLSIでは、さらに適用機器の心臓部がチップに搭載されるわけで、その分野の高度専門知識がIP

として載る必要がある。こうしたシステムLSIによるソリューション提供のためには、膨大な回路設計を安い開発費で短期間に行い、商品化されることが必要である。

沖電気ではこうした要望に応えて、1997年以来SPA (Silicon Platform Architecture) と名付けた新しいコンセプトに基づいてシステムLSIの開発を行っている。なお1998年5月にIn-Stat's Microelectronics Forumでこのコンセプトを発表している。SPAとは、決まったアプリケーション領域に対して、システム・アーキテクチャを標準化し、かつ、そのアプリケーション領域に特有な専門知識をあらかじめIPとして組み込めるようにしておき、ユーザの要求があったとき、それに対応するカスタマイズを行うだけで設計を完了させるものである。¹⁾

図1は、LSI開発における設計効率を高める手法の進化の段階の中で、SPAの位置付けを示すものである。当初はCPUコアをベースとしたASICであったが、次第に顧客にIPによる付加価値を提供するLSIへと進展してきた。なお、システムLSIではCPUを動作させるOSの上で働くミドルウェアあるいはアプリケーションソフトウェア等のソフトウェアによる顧客へのソリューション提供が重要となる。SPAの場合は、標準LSIアーキテクチャを定め、ソフトウェアプラットフォームも用意しておき、さらに専門的なIPを組み込んだ特定専門向けプラットフォームにより顧客へソリューションを提供するもので、専門分野に対応するSPAのファミリーを構築している。

図2は上述のようなSPAにおけるプラットフォームの階層的展開と具体的SPAファミリーの例を示す。図1の基本SPAとしてμPLAT^{*1)}と称するARM7^{*2)}をコアとするプラットフォームを用意し、その上に通信用、車制御用、ブルートゥース用等の専門分野対応SPAファミリーを構築している。通信用ではμPLATとDSPを組み合わせたメディアSPA²⁾と称する上位の標準プラットフォームを用意し、その上に専門IPを付加して顧客にソリューションを提供している。たとえばVoIP LSI³⁾などである。なお、こうしたSPAのようなシステムLSIのビジネス手法は今後標準として色々な企業で採用されていくものと考えられる。

沖電気ではこのSPA的な概念を広く各種LSIにも適用している。たとえばDRAMとロジックの混載によるASM (Application Specific Memory) においてメモリコ

* 1) μPLATは沖電気工業(株)の登録商標。 * 2) ARM7はARM Ltd.の登録商標。

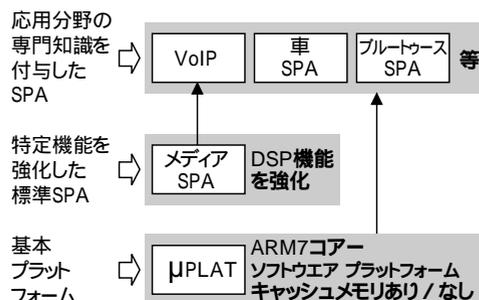


図2 SPAにおけるプラットフォームの階層的形成
Fig. 2 Hierarchy of platforms in SPA family

アとアプリケーション専用のIPおよび制御用マイコンを用意して顧客に対応することを行っている。

3. アプリケーションの拡大と技術混載

システムLSIでは、チップ上にロジックとDRAM、あるいは、ロジックとフラッシュメモリの混載が要求される場合も多い。一般にこれら異なるデバイスを搭載するLSIでは製造工程が複雑になり、コストは増大する。しかしそれを上回るメリットが存在する場合が多くある。DRAM混載では、グラフィックス用途のようにメモリとCPU間の転送速度を高めたい、あるいは、転送の際の消費電力を低減したい場合などである。もっとも、ロジックに高い性能を要求しない場合は、DRAMと同じプロセスでよく、価格上昇がない混載が可能となる。前述の沖のASMはこの例である。フラッシュメモリの混載は、製造プロセス終了後にプログラムのバグの修正とか現場でのデータ投入等の制御データ格納用から、携帯電話等の情報蓄積用までそのニーズは高まっている。

次に、アナログ回路とデジタル回路の混載について見ると、アナログ情報を入出力するシステムへのLSIの適用では、アナログ・デジタル変換をLSIチップ内に取り込むことが多く、アナログとデジタルの混載は一般化しつつある。また、最近微細化の進展でCMOSの高周波特性が著しく向上し、CMOSによるRF回路の開発が精力的に行われるようになってきた。CMOS化することにより集積度を高め、低価格化を図り、また、総合した消費電力の低減を図るものである。2GHzから5GHzのRF回路が研究開発の対象となっている。今後大きな発展が考えられるホームネットワークの重要候補であるブルートゥースはその格好のターゲットと考

えられ、沖電気でもその製品化を進めている。ブルートウスのベースバンド部のシステムLSIは、SPAを採用することで各種アプリケーションやいろいろな顧客に対応でき、将来これとCMOS-RF回路を1チップ化することが可能となる。

4. 低エネルギー化への挑戦

SOIによるブレイクスルー

マイクロプロセッサの開発競争に見られるように最近LSIの高性能化が著しいので、動作周波数に比例する消費電力の増大を抑制する必要が高まってきた。一方携帯機器用のように元来低消費電力化が必須条件であるLSIについても、マルチメディア化等の高性能の要求が多くなるので低エネルギー技術への要望がますます高まることになる。

こうした必要性から、1990年代半ば頃からLSIの低エネルギー化技術の議論が盛んになってきた。デバイスの微細化はもっとも有効な手段であるが、回路、システムアーキテクチャ、アルゴリズム等の技術階層を総合して低エネルギー化を追求するようになった。こうした中で、SOI (Silicon On Insulator) 技術が最近注目されている。NTT研究所で開発されたSIMOX (Separation by Implanted Oxygen) と名付けたSOI技術が実用に近いレベルになってきており、世界中の企業や研究機関もSOIウエハを使ったLSIのR&Dが可能となってきたことが契機となっている。SIMOXと異なる張り合わせ型のSOIウエハも売り出されるようになってきた。沖電気は戦略的にSOI CMOS LSI を取り上げ低エネルギー化に挑戦している。

SOI CMOSのデバイス構造には2種類あり、一つは部分空乏型、もう一つは完全空乏型である。前者はゲートと絶縁基板の間でチャンネル領域の空乏層の下に浮遊中性領域が残るものであり、後者は浮遊中性領域が残らずすべて空乏層となるものである。前者は浮遊領域に電荷が蓄積して動的に不安定になる問題があり使用上の工夫が必要であるが、後者は絶縁基板上のシリコン層の厚さを薄く均一に作るウエハ技術が必要とされる。沖電気は後者を採用している。⁴⁾電源電圧を低くすることでより低エネルギー化が図れると共に、上記不安定な動作は起こらない。

SOIに積極的なIBMはマイクロプロセッサを1GHzレベルに高性能化するに当たって、増大する消費電力を

押さえるためにSOI技術を採用しようとしている。採用しているデバイス構造は部分空乏型である。超高速マイクロプロセッサあるいはDSPの高性能化を図っている他の大手メーカーの何社かもSOI採用を視野に入れている。

沖電気の狙いはこれとは異なり、携帯機器向けの超低電力LSIであり、RF回路を含むmixed signal LSIにも焦点を当てている。デバイス構造としては完全空乏型を採用しており、SOIの利点であるデジタル回路としての低電圧高性能および低リーク電流、CMOSアナログ回路としてのよりよい高周波特性、mixed signalにおける回路間の分離性、等の利点を完全に活かそうとするものである。低エネルギー化したアナログ・デジタル混載のシステムLSI実現に向けて開発が進んでいる。

5. あとがき

LSI産業は、21世紀を迎えようとしている今、パラダイムシフトを必要とする段階に至っている。それは、コンピュータ、通信、コンシューマ技術が融合する高度情報化社会への移行と結びつくものでもある。高度な機能を持ったシステムLSIが容易に開発され、かつ、極めて低電力で動作することで、LSIはパーソナルな環境を含めて広く普及し、新しい時代の到来に貢献することになる。沖電気はそうした貢献を目指して、上に紹介したように、システムLSIによるソリューション提供のコンセプトSPAを提案し、また、低エネルギー化のSOI技術に挑戦している。

6. 参考文献

- 1) 向井：集積回路の技術動向，沖電気研究開発第180号，Vol.66，No.1，pp. 3～6，1999
- 2) 古野，富沢：Media SPAのアーキテクチャー，沖電気研究開発第180号，Vol.66，No.1，pp.13～16，1999
- 3) 阪田，柚江，富沢，井坂：SPAによるネットワーク用システムLSI (VoIP LSI)，沖電気研究開発第181号，Vol.66，No.2，pp.103～106，1999
- 4) 横溝，鈴木，浦浜：SOIデバイス技術，沖電気研究開発第180号，Vol.66，No.1，pp.69～72，1999